

EC600K-CN

QuecOpen&QuecPython 硬件设计手册

LTE Standard 模块系列

版本：1.0

日期：2024-03-06

状态：受控文件



上海移远通信技术股份有限公司（以下简称“移远通信”）始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司

上海市闵行区田林路 1016 号科技绿洲 3 期（B 区）5 号楼 邮编：200233

电话：+86 21 5108 6236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：<http://www.quectel.com/cn/support/sales.htm>。

如需技术支持或反馈我司技术文档中的问题，请随时登录网址：

<http://www.quectel.com/cn/support/technical.htm> 或发送邮件至：support@quectel.com。

前言

移远通信提供该文档内容以支持客户的产品设计。客户须按照文档中提供的规范、参数来设计产品。同时，您理解并同意，移远通信提供的参考设计仅作为示例。您同意在设计您目标产品时使用您独立的分析、评估和判断。在使用本文档所指导的任何硬软件或服务之前，请仔细阅读本声明。您在此承认并同意，尽管移远通信采取了商业范围内的合理努力来提供尽可能好的体验，但本文档和其所涉及服务是在“可用”基础上提供给您的。移远通信可在未事先通知的情况下，自行决定随时增加、修改或重述本文档。

使用和披露限制

许可协议

除非移远通信特别授权，否则我司所提供硬软件、材料和文档的接收方须对接收的内容保密，不得将其用于除本项目的实施与开展以外的任何其他目的。

版权声明

移远通信产品和本协议项下的第三方产品可能包含受移远通信或第三方材料、硬软件和文档版权保护的相关资料。除非事先得到书面同意，否则您不得获取、使用、向第三方披露我司所提供的文档和信息，或对此类受版权保护的资料进行复制、转载、抄袭、出版、展示、翻译、分发、合并、修改，或创造其衍生作品。移远通信或第三方对受版权保护的资料拥有专有权，不授予或转让任何专利、版权、商标或服务商标权的许可。为避免歧义，除了正常的非独家、免版税的产品使用许可，任何形式的购买都不可被视为授予许可。对于任何违反保密义务、未经授权使用或以其他非法形式恶意使用所述文档和信息的违法侵权行为，移远通信有权追究法律责任。

商标

除另行规定，本文档中的任何内容均不授予在广告、宣传或其他方面使用移远通信或第三方的任何商标、商号及名称，或其缩略语，或其仿冒品的权利。

第三方权利

您理解本文档可能涉及一个或多个属于第三方的硬软件和文档（“第三方材料”）。您对此类第三方材料的使用应受本文档的所有限制和义务约束。

移远通信针对第三方材料不做任何明示或暗示的保证或陈述，包括但不限于任何暗示或法定的适销性或特定用途的适用性、平静受益权、系统集成、信息准确性以及与许可技术或被许可人使用许可技术相关的不侵犯任何第三方知识产权的保证。本协议中的任何内容都不构成移远通信对任何移远通信产品或任何其他硬软件、设备、工具、信息或产品的开发、增强、修改、分销、营销、销售、提供销售或以其他方式维持生产的陈述或保证。此外，移远通信免除因交易过程、使用或贸易而产生的任何和所有保证。

隐私声明

为实现移远通信产品功能，特定设备数据将会上传至移远通信或第三方服务器（包括运营商、芯片供应商或您指定的服务器）。移远通信严格遵守相关法律法规，仅为实现产品功能之目的或在适用法律允许的情况下保留、使用、披露或以其他方式处理相关数据。当您与第三方进行数据交互前，请自行了解其隐私保护和数据安全政策。

免责声明

- 1) 移远通信不承担任何因未能遵守有关操作或设计规范而造成损害的责任。
- 2) 移远通信不承担因本文档中的任何因不准确、遗漏、或使用本文档中的信息而产生的任何责任。
- 3) 移远通信尽力确保开发中功能的完整性、准确性、及时性，但不排除上述功能错误或遗漏的可能。除非另有协议规定，否则移远通信对开发中功能的使用不做任何暗示或法定的保证。在适用法律允许的最大范围内，移远通信不对任何因使用开发中功能而遭受的损害承担责任，无论此类损害是否可以预见。
- 4) 移远通信对第三方网站及第三方资源的信息、内容、广告、商业报价、产品、服务和材料的可访问性、安全性、准确性、可用性、合法性和完整性不承担任何法律责任。

版权所有©上海移远通信技术股份有限公司 2024，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2024.

安全须知

为确保个人安全并保护产品和工作环境免遭潜在损坏，请遵循如下安全须知。产品制造商需要将下列安全须知传达给终端用户，并将所述安全须知体现在终端产品的用户手册中。移远通信不会对用户因未遵循所述安全规则或错误使用产品而产生的后果承担任何责任。



道路行驶，安全第一！开车时请勿使用手持移动终端设备，即使其有免提功能。请先停车，再打电话！



登机前请关闭移动终端设备。在飞机上禁止开启移动终端的无线功能，以防止对飞机通讯系统的干扰。未遵守该提示项可能会影响飞行安全，甚至触犯法律。



出入医院或健康看护场所时，请注意是否存在移动终端设备使用限制。射频干扰可能会导致医疗设备运行失常，因此可能需要关闭移动终端设备。



移动终端设备并不保障在任何情况下均能进行有效连接，例如在设备欠费或 USIM 卡无效时。如果设备支持紧急呼叫功能，请使用紧急呼叫，同时请确保设备开机并且位于信号强度足够的区域。因不能保证所有情况下网络都能连接，故在紧急情况下，不能将带有紧急呼叫功能的设备作为唯一的联系方式。



移动终端设备在开机时会接收和发射射频信号。当靠近电视、收音机、电脑或者其他电子设备时都会产生射频干扰。



确保移动终端设备远离易燃易爆品。当靠近加油站、油库、化工厂或爆炸作业场所时，请关闭移动终端设备。在任何有潜在爆炸危险的场所操作电子设备均存在安全隐患。

文档历史

修订记录

版本	日期	作者	变更表述
-	2023-08-02	Reuben WANG/ Jeff SHEN/ Sharon LI	文档创建
1.0	2024-03-06	Reuben WANG/ Jeff SHEN/ Jerry LIN/ Felix YE	受控版本

目录

安全须知	3
文档历史	4
目录	5
表格索引	7
图片索引	9
1 引言	11
1.1. QuecOpen®方案介绍	11
1.2. QuecPython®方案介绍	11
1.3. 特殊符号	12
2 产品综述	13
2.1. 频段及功能	13
2.2. 关键特性	14
2.3. 功能框图	16
2.4. 引脚分配图	17
2.5. 引脚描述表	18
2.6. 评估板套件	23
3 工作特性	24
3.1. 工作模式	24
3.2. 休眠模式	25
3.3. 飞行模式	26
3.4. 电源设计	27
3.4.1. 电源接口	27
3.5. 供电参考	27
3.5.1. 电源电压检测	27
3.5.2. 电压稳定性要求	28
3.6. 开机	29
3.6.1. PWRKEY 开机	29
3.7. 关机	30
3.7.1. PWRKEY 关机	30
3.7.2. API 关机	31
3.8. 复位	32
4 应用接口	34
4.1. USB 接口	34
4.2. 强制下载接口	35
4.3. USIM 接口	37
4.4. UART	38
4.5. I2C 接口	41
4.6. LCM 接口	41
4.7. SPI	42

4.8.	矩阵键盘接口	43
4.9.	ADC 接口	43
4.10.	音频接口	45
4.11.	指示信号	47
4.11.1.	网络状态指示	47
4.11.2.	STATUS	48
4.11.3.	SLEEP_IND	49
5	射频特性	50
5.1.	LTE/Wi-Fi Scan 天线接口	50
5.1.1.	引脚定义和工作频段	50
5.1.2.	发射功率	51
5.1.3.	接收灵敏度	51
5.1.4.	参考设计	52
5.2.	射频信号线布线指导	52
5.3.	天线设计要求	54
5.4.	射频连接器推荐	55
6	电气性能和可靠性	57
6.1.	绝对最大额定值	57
6.2.	电源额定值	57
6.3.	功耗	58
6.4.	数字逻辑电平特性	59
6.5.	静电防护	60
6.6.	工作和存储温度	61
7	结构与规格	62
7.1.	机械尺寸	62
7.2.	推荐封装	64
7.3.	俯视图和底视图	66
8	存储、生产和包装	67
8.1.	存储条件	67
8.2.	生产焊接	68
8.3.	包装规格	70
8.3.1.	载带	70
8.3.2.	胶盘	71
8.3.3.	贴片方向	71
8.3.4.	包装流程	72
9	附录 参考文档及术语缩写	73

表格索引

表 1: 特殊符号	12
表 2: 基本信息	13
表 3: 频段及功能	13
表 4: 模块关键特性.....	14
表 5: 参数定义	18
表 6: 模块引脚描述.....	18
表 7: 工作模式	24
表 8: 工作模式相关 API	24
表 9: 使能休眠模式相关 API.....	25
表 10: 电源接口引脚定义	27
表 11: 电源电压检测相关 API.....	28
表 12: PWRKEY 接口引脚定义	29
表 13: 模块关机相关 API.....	31
表 14: 复位引脚定义.....	32
表 15: USB 接口引脚定义	34
表 16: NET_STATUS/USB_BOOT 接口引脚定义.....	35
表 17: USIM 接口引脚定义.....	37
表 18: UART 信息	38
表 19: UART 引脚定义	39
表 20: I2C 接口引脚定义	41
表 21: LCM 接口引脚定义	41
表 22: SPI 引脚定义	42
表 23: 矩阵键盘接口引脚定义	43
表 24: ADC 接口引脚定义	44
表 25: ADC 相关 API.....	44
表 26: ADC 特性.....	44
表 27: 外接 RC 电路引脚定义	45
表 28: 外接 Codec 电路引脚定义	45
表 29: 外接 DAC 电路引脚定义.....	46
表 30: 指示接口引脚定义	47
表 31: 网络状态指示引脚的工作状态	47
表 32: 主天线/Wi-Fi Scan 天线接口引脚定义.....	50
表 33: 工作频段	50
表 34: 射频发射功率.....	51
表 35: 射频接收灵敏度（单位：dBm）	51
表 36: 天线设计要求.....	54
表 37: 绝对最大额定值	57
表 38: 模块电源额定值	57
表 39: 功耗	58
表 40: 1.8 V I/O 要求	59
表 41: USIM 卡 1.8 V I/O 要求	59

表 42: USIM 卡 3.0 V I/O 要求	60
表 43: ESD 性能参数（温度：25~30 °C，湿度：40 ±5 %）	60
表 44: 工作和存储温度	61
表 45: 推荐的炉温测试控制要求	68
表 46: 载带尺寸表（单位：mm）	70
表 47: 胶盘尺寸表（单位：mm）	71
表 48: 参考文档	73
表 49: 术语缩写	73

图片索引

图 1: 功能框图	16
图 2: 引脚分配 (俯视图)	17
图 3: 休眠模式下模块功耗示意图	25
图 4: 休眠应用	26
图 5: 供电输入参考电路图	27
图 6: 模块供电参考电路图	28
图 7: 开集驱动开机参考设计框图	29
图 8: 按钮开机参考设计框图	29
图 9: 开机时序图	30
图 10: 关机时序图	31
图 11: 开集驱动复位参考设计图	32
图 12: RESET_N 按钮复位参考设计图	32
图 13: RESET_N 复位时序图	33
图 14: USB 接口参考电路图	34
图 15: USB_BOOT 参考设计电路图	36
图 16: 进入强制下载模式时序	36
图 17: 8-pin USIM 接口参考电路图	37
图 18: 6-pin USIM 接口参考电路图	38
图 19: 电平转换芯片参考设计框图	40
图 20: 晶体管电平转换参考设计框图	40
图 21: SPI 电路参考设计 (模块作为主设备)	42
图 22: SPI 电路参考设计 (模块作为从设备*)	42
图 23: 外接 RC 电路参考设计	45
图 24: 外接 Codec 电路参考设计	46
图 25: 外接 DAC 电路参考设计	46
图 26: 网络状态指示参考电路图	48
图 27: STATUS 参考电路图	48
图 28: SLEEP_IND 参考电路图	49
图 29: 射频参考电路图	52
图 30: 两层 PCB 板微带线结构	52
图 31: 两层 PCB 板共面波导结构	53
图 32: 四层 PCB 板共面波导结构 (参考地为第三层)	53
图 33: 四层 PCB 板共面波导结构 (参考地为第四层)	53
图 34: 天线座尺寸 (单位: 毫米)	55
图 35: 与天线座匹配的插头规格 (单位: 毫米)	55
图 36: 射频连接器安装图 (单位: 毫米)	56
图 37: 模块俯视及侧视尺寸图	62
图 38: 模块底视尺寸图	63
图 39: EC600K-CN 推荐封装	64
图 40: EC600x 系列推荐兼容封装	65
图 41: 模块俯视图和底视图	66

图 42: 推荐的炉温曲线	68
图 43: 载带尺寸图 (单位: mm)	70
图 44: 胶盘尺寸图	71
图 45: 贴片方向	71
图 46: 包装流程	72

1 引言

本文档仅适用于 EC600K-CN QuecOpen 工业级模块。

本文档主要介绍在QuecOpen®或QuecPython®方案下, EC600K-CN模块及其与客户应用相连接的硬件接口和空中接口, 可以帮助客户快速了解模块的硬件接口特性、射频特性、电气特性、机械规范以及其他相关信息。

1.1. QuecOpen®方案介绍

QuecOpen®是一种以移远通信模块作为主处理器的应用方案。随着通信技术的发展和市场的不断变化, 越来越多的用户认识到 QuecOpen®解决方案的优势。其主要特点如下:

- 实现嵌入式应用快速开发, 缩短产品开发周期
- 简化电路和硬件结构设计, 降低成本
- 实现终端产品尺寸小型化
- 降低产品的功耗
- 支持空中无线升级技术
- 提升产品的竞争力和性价比

1.2. QuecPython®方案介绍

QuecPython®是通过将 MicroPython®移植到移远通信模块上来实现的, 可以用于调用模块软件功能和外部硬件接口, 帮助用户进行嵌入式应用程序二次开发。其主要优势包括:

- 高效便捷的 Python 开发: 提供丰富的 API 接口, 最大程度地确保接口的稳定性和功能丰富性
- 兼容 MicroPython®: 便于用户进行更新和迁移
- 高数据安全性: 高度保证数据安全性的体系结构
- 强大的可移植性: 其设计架构使其能够快速移植和适配到不同的应用平台上

1.3. 特殊符号

表 1: 特殊符号

符号	定义
*	若无特别说明，模块功能、特性、接口、引脚名称、命令、参数等后所标记的星号（*）表示该功能、特性、接口、引脚、命令、参数等正在开发中，因此暂不支持；模块型号后所标记的星号（*）表示该型号暂无样品。
[...]	在引脚名称后的，包含数字范围的中括号（[...]）指代所有相同类型的引脚。例如：SDIO_DATA[0:3]代表四个 SDIO 引脚 SDIO_DATA0、SDIO_DATA1、SDIO_DATA2 和 SDIO_DATA3。

2 产品综述

模块为贴片式模块，封装紧凑，能满足大部分 M2M 应用需求。

表 2：基本信息

EC600K-CN	
封装	LCC + LGA
引脚数	100 个
尺寸	(21.9 ±0.15) mm × (22.9 ±0.15) mm × (2.4 ±0.2) mm
重量	约 2.2 g

2.1. 频段及功能

表 3：频段及功能

频段	EC600K-CN
LTE-FDD	B1/B3/B5/B8
LTE-TDD	B34/B38/B39/B40/B41

备注

LTE-TDD B41 仅支持 140 MHz（2535~2675 MHz）。

2.2. 关键特性

表 4：模块关键特性

参数	说明
供电电压	● 3.4~4.3 V ● 典型值：3.8 V
短消息（可选）	● 文本和 PDU 模式 ● 点对点短消息收发 ● 短消息小区广播 ● 短消息存储：存储在 USIM 卡和 ME 中，默认存储在 ME 中 ● 默认 SGs 短消息
USB 接口	● USB 2.0 规范（只支持从模式） ● 数据传输速率：最大到 480 Mbps ● 用于数据传输、软件调试和固件升级 ● USB 转串口驱动：支持 Windows 7/8/8.1/10/11, Linux 2.6~6.7, Android 4.x~13.x 等操作系统下的 USB 驱动
强制下载接口	支持 1 路强制下载接口
USIM 卡接口	支持 1 路 USIM 卡接口：1.8 V 和 3.0 V
音频特性	● 支持外接 RC 电路提供 1 路音频输出 ● 支持外接 Codec 芯片提供 1 路音频输出（可选） ● 支持外接 DAC 芯片提供 1 路音频输出（可选）
UART	主 UART： ● 用于数据传输 ● 波特率默认为 115200 bps ● 支持 RTS 和 CTS 硬件流控 调试 UART： ● 用于部分日志输出 ● 波特率为 115200 bps 辅助 UART： ● 用于与外设通信 ● 波特率为 115200 bps ● 由 SPI_DIN、SPI_DOUT 或 MAIN_CTS、MAIN_RTS 复用而来
I2C 接口	● 支持 1 路 I2C 接口 ● 符合 I2C 总线协议规范
LCM 接口	● 支持最大分辨率为 240 × 320 的 LCD 显示模块 ● 支持 SPI 4 线单数据线传输 ● 支持 RGB565 格式输出
SPI	默认支持从模式*和主模式，最高时钟频率为 26 MHz

矩阵键盘接口	支持 3 × 3 矩阵键盘
ADC 接口	支持 2 路通用模数转换接口
网络指示	● NET_MODE: 指示网络注册状态 ● NET_STATUS/USB_BOOT: 指示网络状态
天线接口	● LTE/Wi-Fi Scan 天线接口 (ANT_MAIN) ● 50 Ω 特性阻抗
定位	支持 Wi-Fi Scan 定位 (可选), 共用主天线
发射功率	● LTE-FDD 频段: Class 3 (23 dBm ±2 dB) ● LTE-TDD 频段: Class 3 (23 dBm ±2 dB)
LTE 特性	● 最大支持 3GPP Rel-13 Cat 1 bis FDD 和 TDD ● 1.4/3/5/10/15/20 MHz 射频带宽 ● 支持上行 QPSK、16QAM 调制方式 ● 支持下行 QPSK、16QAM、64QAM 调制方式 ● LTE-FDD: 最大下行速率 10 Mbps, 最大上行速率 5 Mbps ● LTE-TDD: 最大下行速率 8.96 Mbps, 最大上行速率 3.1 Mbps
网络协议特性 ¹	● 支持TCP/UDP/PPP*/NTP/NITZ/FTP/HTTP/PING/HTTPS/FTPS/SSL/MQTT 协议 ● 符合 PPP 协议的 PAP 和 CHAP 认证
温度范围	● 正常工作温度²: -35 °C ~ +75 °C ● 扩展工作温度³: -40 °C ~ +85 °C ● 存储温度: -40 °C ~ +90 °C
固件升级	可通过 USB 2.0 接口或 DFOTA 升级
RoHS	所有器件完全符合欧盟 RoHS 标准

备注

1. Wi-Fi Scan 和主天线共用天线接口, 两种功能不可同时使用, 时分复用。Wi-Fi Scan 只接收不发送。Wi-Fi Scan 功能可选, 详情请联系移远通信技术支持。
2. QuecOpen 和 QuecPython 方案须分别使用不同工具进行固件升级:
 - QuecOpen: 须使用 6.0 及以上版本的 QFlash 工具进行固件升级。
 - QuecPython: 须使用 3.0 及以上版本的 QPYcom 工具进行固件升级。有关 QPYcom 工具详情, 请访问 https://python.quectel.com/doc/Application_guide/zh/dev-tools/QPYcom/index.html。
3. 外接音频默认使用 RC 滤波电路设计。可选外接 Codec 芯片或者 DAC 芯片电路设计, 以满足更高的音频要求。

¹ PPP*/FTP/HTTP/HTTPS/FTPS/PING/MQTT 协议可选, 详情请咨询移远通信技术支持。

² 在此工作温度范围内, 模块的各项指标符合 3GPP 标准的要求。

³ 在此工作温度范围内, 模块仍能保持正常工作状态, 具备短消息、数据传输等功能; 不会出现不可恢复的故障; 射频频谱、网络基本不受影响。仅个别指标如 P_{out} 等参数的值可能会降低并跌破 3GPP 标准所指定的公差。当温度返回至正常工作温度范围时, 模块的各项指标仍符合 3GPP 标准的要求。

2.3. 功能框图

下图为模块的功能框图，阐述了其如下主要功能器件：

- 电源管理
- 基带部分
- 存储器
- 射频部分
- 外围接口

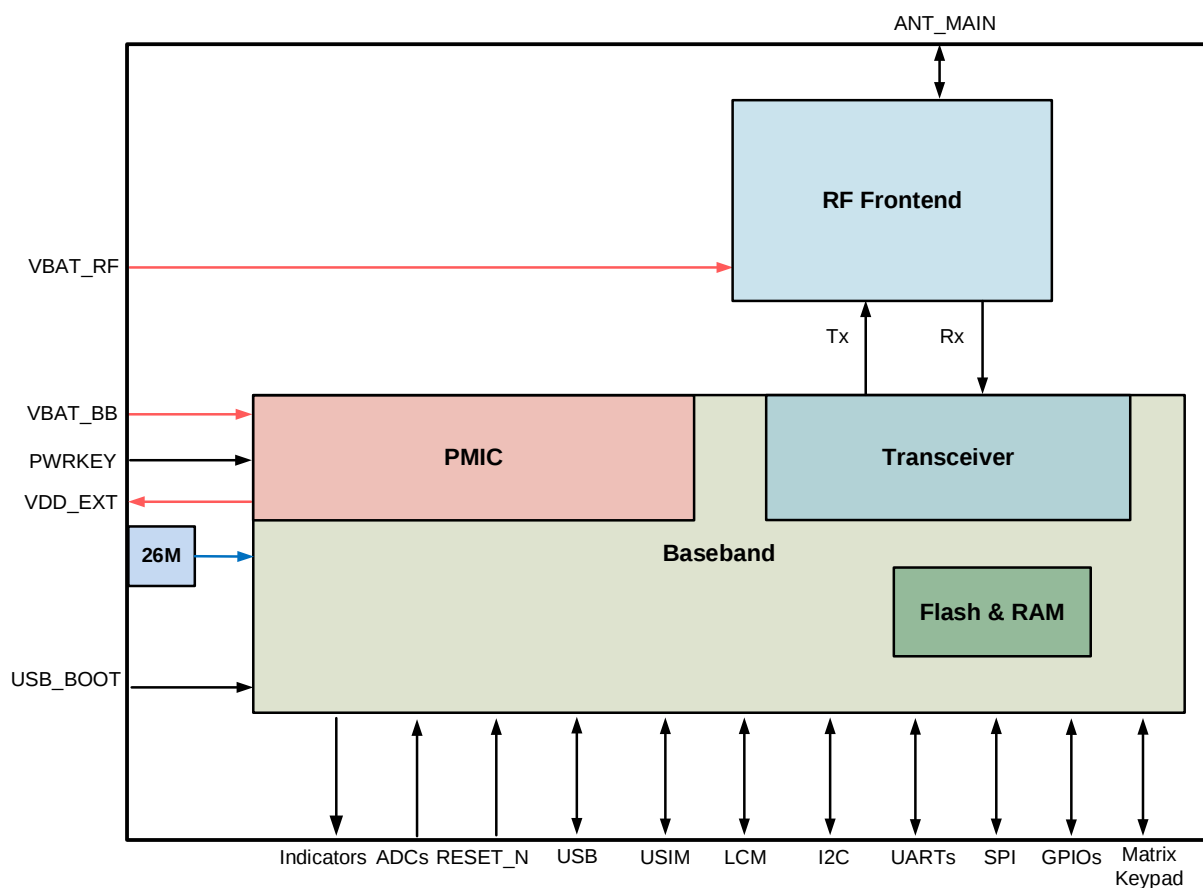


图 1：功能框图

2.4. 引脚分配图

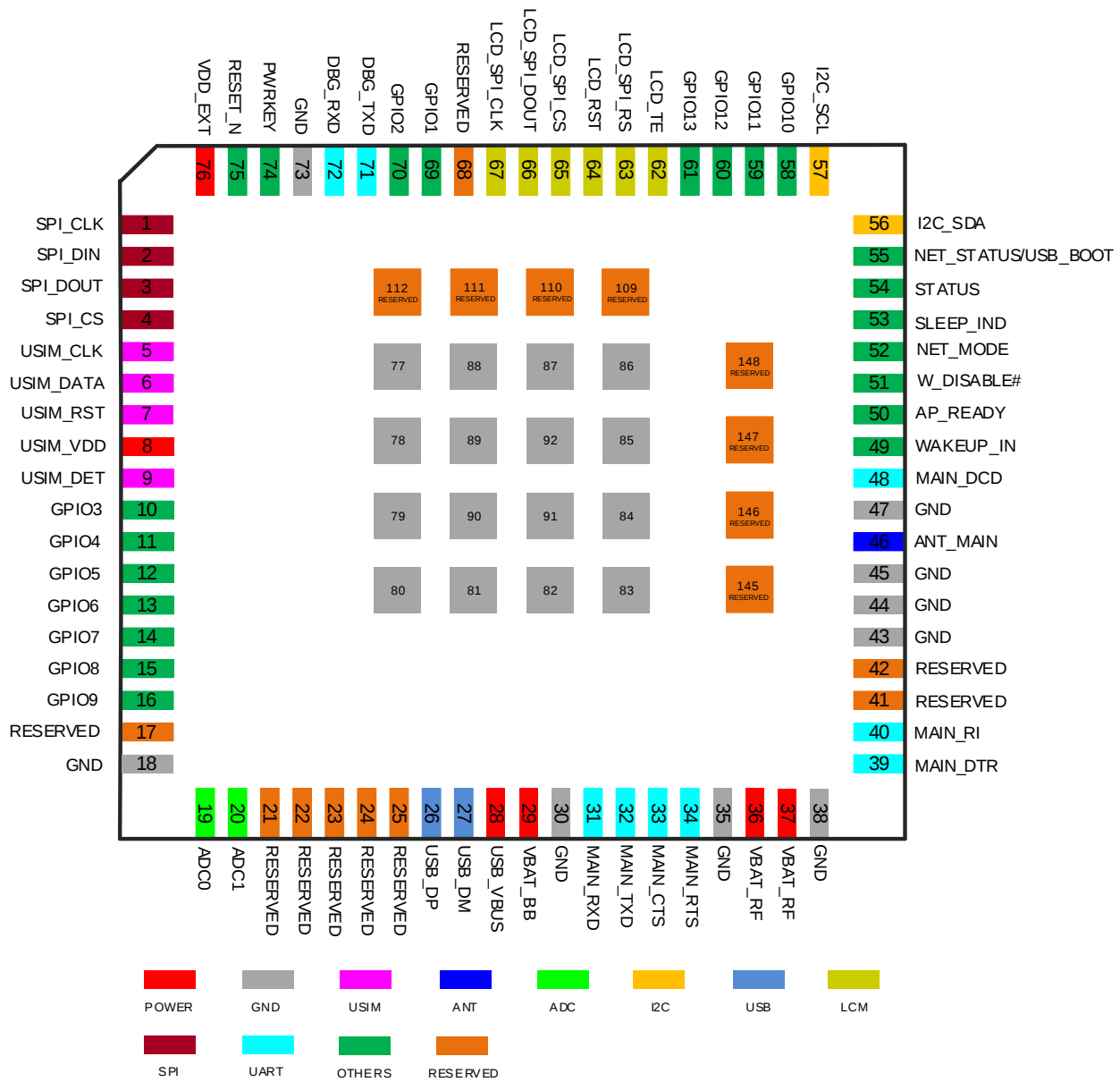


图 2：引脚分配（俯视图）

备注

1. 在模块开机成功前，禁止将 NET_STATUS/USB_BOOT 引脚下拉至低电平。
2. 所有不用的引脚和 RESERVED 引脚保持悬空。
3. 确保模块下方有完整的地平面，且地平面尽量靠近模块层，推荐至少四层板设计。
4. QuecOpen 和 QuecPython 方案须分别使用不同工具进行固件升级：
 - QuecOpen：须使用 6.0 及以上版本的 QFlash 工具进行固件升级。
 - QuecPython：须使用 3.0 及以上版本的 QPYcom 工具进行固件升级。有关 QPYcom 工具详情，

请访问 https://python.quectel.com/doc/Application_guide/zh/dev-tools/QPYcom/index.html。

2.5. 引脚描述表

表 5: 参数定义

参数	描述
AI	模拟输入
AIO	模拟输入/输出
AO	模拟输出
DI	数字输入
DIO	数字输入/输出
DO	数字输出
OD	漏极开路
PI	电源输入
PO	电源输出

DC 特性包含电压域、额定电流信息等。

表 6: 模块引脚描述

模块输入电源					
引脚名	引脚号	I/O	描述	DC 特性	备注
VBAT_BB	29	PI	模块基带电源	Vmax = 4.3 V Vmin = 3.4 V Vnom = 3.8 V	外部电源需提供至少 2 A 的载流能力。建议外部增加 TVS 管。建议预留测试点。
VBAT_RF	36、37	PI	模块射频电源		
GND	18、30、35、38、43~45、47、73、77~92				
模块输出电源					

引脚名	引脚号	I/O	描述	DC 特性	备注
VDD_EXT	76	PO	外部电路 1.8 V 供电	Vnom = 1.8 V Iomax = 50 mA	可为外部 GPIO 提供上拉。 建议预留测试点。

开/关机

引脚名	引脚号	I/O	描述	DC 特性	备注
PWRKEY	74	DI	模块开/关机	VILmax = 0.5 V Vnom = VBAT_BB	建议预留测试点。
RESET_N	75	DI	模块复位	VILmax = 0.5 V Vnom = 1.8 V	低电平有效。 不用则建议预留测试点。

状态指示接口

引脚名	引脚号	I/O	描述	DC 特性	备注
NET_MODE	52	DO	网络注册状态指示	1.8 V	不用则悬空。
STATUS	54	DO	运行状态指示		
SLEEP_IND	53	DO	睡眠模式指示		
NET_STATUS/ USB_BOOT	55	DO	网络状态指示		模块正常开机后， 该引脚用作网络状态指示。 模块正常开机前禁止下拉此引脚。 建议预留测试点。

强制下载接口

引脚名	引脚号	I/O	描述	DC 特性	备注
NET_STATUS/ USB_BOOT	55	DI	强制模块进入下载模式	1.8 V	模块开机前将此引脚下拉至地，在开机时模块将进入强制下载模式。 低电平有效。 建议预留测试点。

USB 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
USB_DP	26	AIO	USB 2.0 差分数据 (+)		符合 USB 2.0 规

USB_DM	27	AIO	USB 2.0 差分数据 (-)		范。要求 90 Ω 差分阻抗。 须预留测试点。
USB_VBUS	28	AI	USB 连接检测	Vmax = 5.25 V Vmin = 3.0 V Vnom = 5.0 V	须预留测试点。
USIM 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
USIM_CLK	5	DO	USIM 卡时钟	1.8/3.0 V	
USIM_DATA	6	DIO	USIM 卡数据		
USIM_RST	7	DO	USIM 卡复位		
USIM_VDD	8	PO	USIM 卡供电电源		模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM_DET	9	DI	USIM 卡热插拔检测	1.8 V	不用则悬空。
主 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
MAIN_RXD	31	DI	主 UART 接收	1.8 V	不用则悬空。
MAIN_TXD	32	DO	主 UART 发送		
MAIN_CTS	33	DO	模块清除发送		连接至 MCU 的 CTS。不用则悬空。
MAIN_RTS	34	DI	请求发送至模块		连接至 MCU 的 RTS。不用则悬空。
MAIN_DTR	39	DI	主 UART 数据终端就绪		
MAIN_RI*	40	DO	主 UART 输出振铃提示		不用则悬空。
MAIN_DCD	48	DO	主 UART 输出载波检测		
调试 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
DBG_TXD	71	DO	调试 UART 发送	1.8 V	须预留测试点。
DBG_RXD	72	DI	调试 UART 接收		

I2C 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
I2C_SDA	56	OD	I2C 串行数据	1.8 V	需外部 1.8 V 上拉。 不用则悬空。
I2C_SCL	57	OD	I2C 串行时钟		

SPI

引脚名	引脚号	I/O	描述	DC 特性	备注
SPI_CLK	1	DIO	SPI 时钟	1.8 V	模块作为主设备时，SPI_CLK 和 SPI_CS 为输出信号。模块作为从设备*时，SPI_CLK 和 SPI_CS 为输入信号。 不用则悬空。
SPI_DIN	2	DI	SPI 数据输入		
SPI_DOUT	3	DO	SPI 数据输出		
SPI_CS	4	DIO	SPI 片选		

LCM 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
LCD_SPI_CS	65	DO	LCD SPI 片选	1.8 V	不用则悬空。
LCD_TE	62	DI	LCD tearing effect		
LCD_SPI_CLK	67	DO	LCD SPI 时钟		
LCD_SPI_RS	63	DO	LCD SPI 寄存器选择		
LCD_RST	64	DO	LCD 复位		
LCD_SPI_DOUT	66	DO	LCD SPI 数据输出		

ADC 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
ADC0	19	AI	通用 ADC 接口	0~1.2 V	不用则悬空。
ADC1	20	AI			

天线接口

引脚名	引脚号	I/O	描述	DC 特性	备注
-----	-----	-----	----	-------	----

ANT_MAIN ⁴	46	AIO	LTE/Wi-Fi Scan 天线接口		50 Ω 特性阻抗。 Wi-Fi Scan 功能可选。
-----------------------	----	-----	---------------------	--	--------------------------------

其他接口

引脚名	引脚号	I/O	描述	DC 特性	备注
WAKEUP_IN*	49	DI	唤醒模块		
AP_READY*	50	DI	应用处理器睡眠状态检测	1.8 V	不用则悬空。
W_DISABLE#	51	DI	飞行模式控制		

GPIO

引脚名	引脚号	I/O	描述	DC 特性	备注
GPIO1	69	DIO	通用输入/输出		
GPIO2	70	DIO	通用输入/输出		
GPIO3	10	DIO	通用输入/输出		
GPIO4	11	DIO	通用输入/输出		
GPIO5	12	DIO	通用输入/输出		
GPIO6	13	DIO	通用输入/输出		
GPIO7	14	DIO	通用输入/输出	1.8 V	不用则悬空。 引脚 58~61 可复用为外接音频接口。
GPIO8	15	DIO	通用输入/输出		
GPIO9	16	DIO	通用输入/输出		
GPIO10	58	DIO	通用输入/输出		
GPIO11	59	DIO	通用输入/输出		
GPIO12	60	DIO	通用输入/输出		
GPIO13	61	DIO	通用输入/输出		

预留引脚

引脚名	引脚号	备注
-----	-----	----

⁴ Wi-Fi Scan 和主天线共用天线接口，两种功能不可同时使用，时分复用。Wi-Fi Scan 只接收不发送。

RESERVED	17、21~25、41、42、68、109~112、145~148	保持悬空。
----------	-----------------------------------	-------

2.6. 评估板套件

移远通信提供评估板（LTE OPEN EVB）及相关配件，用于模块的开发和测试。更多详细信息，请参考文档 [1]。

3 工作特性

3.1. 工作模式

表 7：工作模式

模式	功能
全功能模式	空闲 软件运行正常。模块注册上网络，但与网络无数据交互。
	语音/数据 网络连接正常。模块功耗取决于网络设置和数据传输速率。
最少功能模式	● 不断电情况下，调用 API 可以将模块设置成最少功能模式。 ● 射频和 USIM 卡均不工作。
飞行模式	● 调用 API 可以将模块设置成飞行模式。 ● 射频不工作。
休眠模式	模块的功耗将会降至最低，但模块仍可接收寻呼、短消息、电话和 TCP/UDP 数据。
关机模式	PMIC 停止给基带和射频部分的电源供电，软件停止工作。但 VBAT_RF 和 VBAT_BB 仍然通电。

工作模式配置须调用的API如下表：

表 8：工作模式相关 API

		QuecOpen	QuecPython
	API	<i>ql_dev_set_modem_fun()</i>	<i>net.setModemFun()</i>
最少功能模式（关闭射频和 USIM 卡）		QL_DEV_MODEM_MIN_FUN	0
全功能模式（默认）	参数 <i>function/fun</i> 取值	QL_DEV_MODEM_FULL_FUN	1
飞行模式（关闭射频发射和接收电路）		QL_DEV_MODEM_DISABLE_TRANSMIT_AND_RECEIVE_RF_CIRCUITS	4

备注

有关工作模式 API 的详情：

- QuecOpen 方案：请参考文档 [2]；
- QuecPython 方案：请访问 https://python.quectel.com/doc/API_reference/zh/iotlib/net.html。

3.2. 休眠模式

在休眠模式下，模块的功耗将会降至非常低。

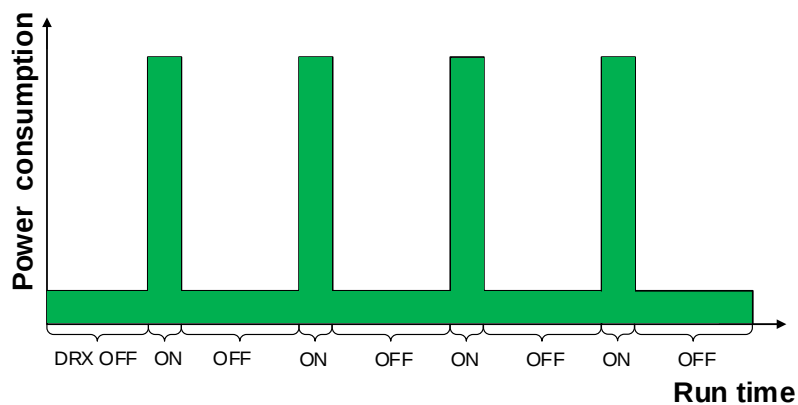


图 3：休眠模式下模块功耗示意图

备注

DRX 周期值由基站通过无线网络发送。

需同时满足如下 3 个条件使模块进入休眠模式：

- 调用 API 使能休眠功能。
- 所有可配置为中断唤醒功能的 GPIO 处于非唤醒状态。
- 断开 USB_VBUS 供电。

使能休眠模式须调用的API如下表：

表 9：使能休眠模式相关 API

	QuecOpen	QuecPython
API	<code>ql_autosleep_enable()</code>	<code>pm.autosleep()</code>

模块和主机之间的连接参考下图：

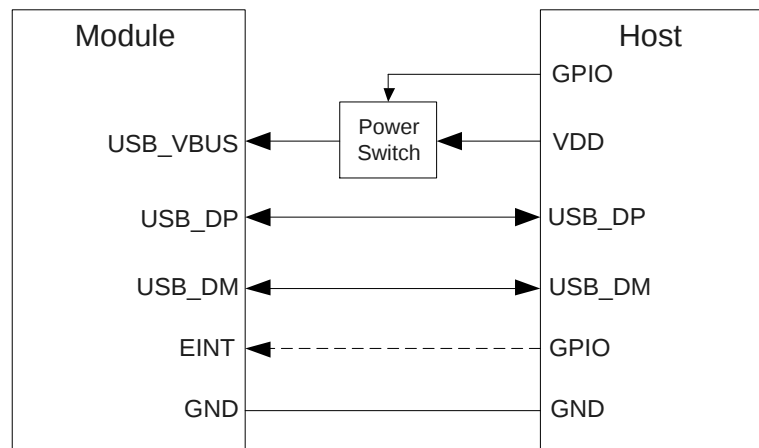


图 4：休眠应用

恢复 USB_VBUS 供电或使用 GPIO 中断唤醒模块。

备注

1. 请注意模块和主机虚线连接信号的电平匹配问题。
2. 有关使能休眠模式 API 的详情：
 - QuecOpen 方案：请参考文档 [3]；
 - QuecPython 方案：请访问 https://python.quectel.com/doc/API_reference/zh/syslib/pm.html。

3.3. 飞行模式

当模块进入飞行模式时，射频功能不可使用，而且所有与射频相关的 API 函数不可访问。可通过以下方式使模块进入飞行模式：

软件方式：

可以通过调用 API 及选择参数 *function* 或 *fun* 来设置，详情请参考表 8。

3.4. 电源设计

3.4.1. 电源接口

模块共有 3 个 VBAT 电源引脚用于连接外部电源。

表 10: 电源接口引脚定义

引脚名	引脚号	I/O	描述	备注
VBAT_BB	29	PI	模块基带电源	外部电源需提供至少 2 A 的载流能力。 建议外部增加 TVS 管。
VBAT_RF	36、37	PI	模块射频电源	建议预留测试点。
GND	18、30、35、38、43~45、47、73、77~92			

3.5. 供电参考

电源设计对模块性能至关重要。供电给模块的电流至少需要 2 A。若输入电压与模块供电电压之间的电压差较小，则建议选择 LDO。若输入与供电电压之间的电压差较大，则建议使用开关电源转换器。

下图是 5 V 供电电路的参考设计。

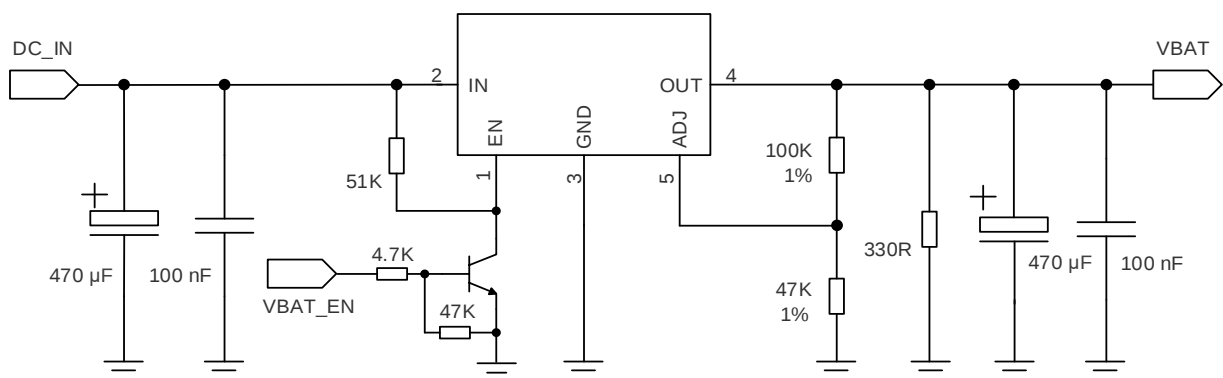


图 5: 供电输入参考电路图

3.5.1. 电源电压检测

调用下表 API 可以用来监测、查询当前 VBAT 的电压：

表 11: 电源电压检测相关 API

	QuecOpen	QuecPython
API	<code>ql_get_battery_vol()</code>	<code>Power.getVbatt()</code>

备注

有关电源电压检测相关 API 详情:

- QuecOpen 方案: 请参考文档 [4];
- QuecPython 方案: 请访问 https://python.quectel.com/doc/API_reference/zh/peripherals/misc.Power.html。

3.5.2. 电压稳定性要求

模块的供电范围为 3.4~4.3 V，需要确保输入电压不低于 3.4 V。

为了减少电压跌落，需要使用低 ESR ($ESR \leq 0.7 \Omega$) 的 100 μ F 滤波电容。同时建议分别给 VBAT_BB 和 VBAT_RF 预留 3 个具有良好 ESR 性能的片式多层陶瓷电容 (MLCC) (10 pF、33 pF 和 100 nF)，且电容应靠近 VBAT 引脚放置。外部供电电源连接模块时，VBAT_BB 和 VBAT_RF 需要采用星型拓扑方式。VBAT_BB 走线宽度应不小于 1 mm，VBAT_RF 走线宽度应不小于 2 mm。原则上，VBAT 走线越长，线宽越宽。

另外，为了保证电源稳定，建议在电源前端加 $V_{RWM} = 4.7$ V、低钳位电压和高峰值脉冲电流 I_{pp} 的 TVS 管。参考电路如下：

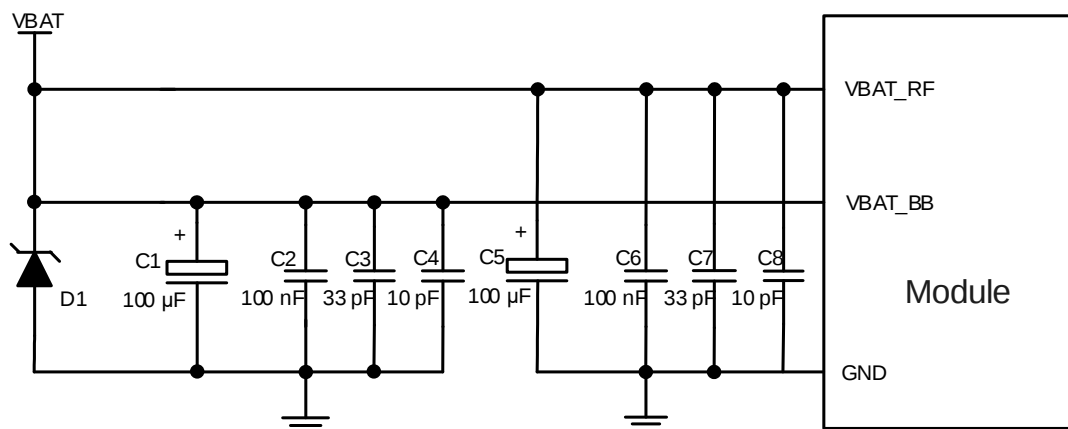


图 6: 模块供电参考电路图

3.6. 开机

3.6.1. PWRKEY 开机

表 12: PWRKEY 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PWRKEY	74	DI	模块开/关机	建议预留测试点。

在关机状态下，可通过拉低 PWRKEY 至少 700 ms 使模块开机。推荐使用开集或开漏驱动电路来控制 PWRKEY。

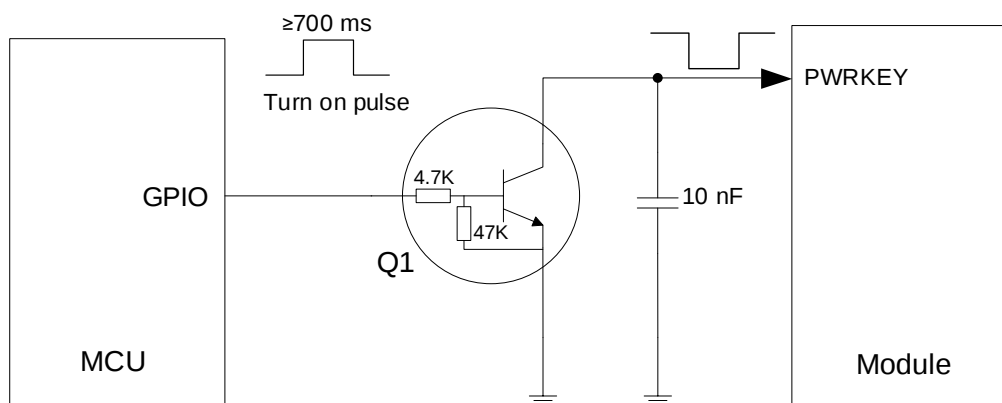


图 7：开集驱动开机参考设计框图

也可以直接通过按钮开关来控制 PWRKEY，为防止接触产生的静电冲击，因此按钮附近需放置一颗 TVS 管。

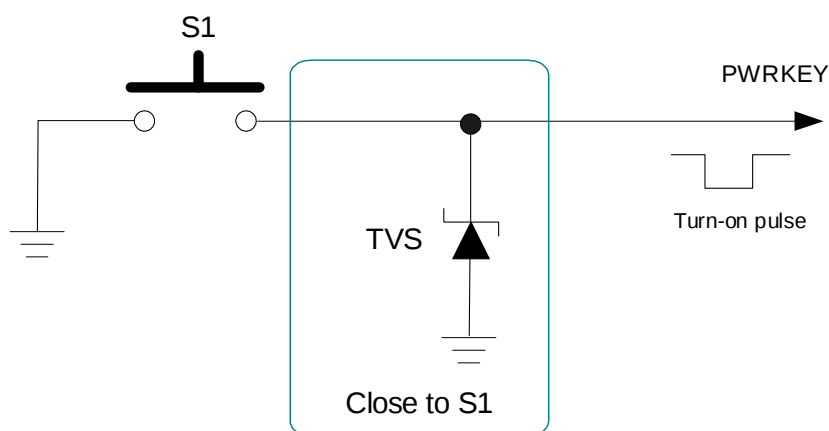


图 8：按钮开机参考设计框图

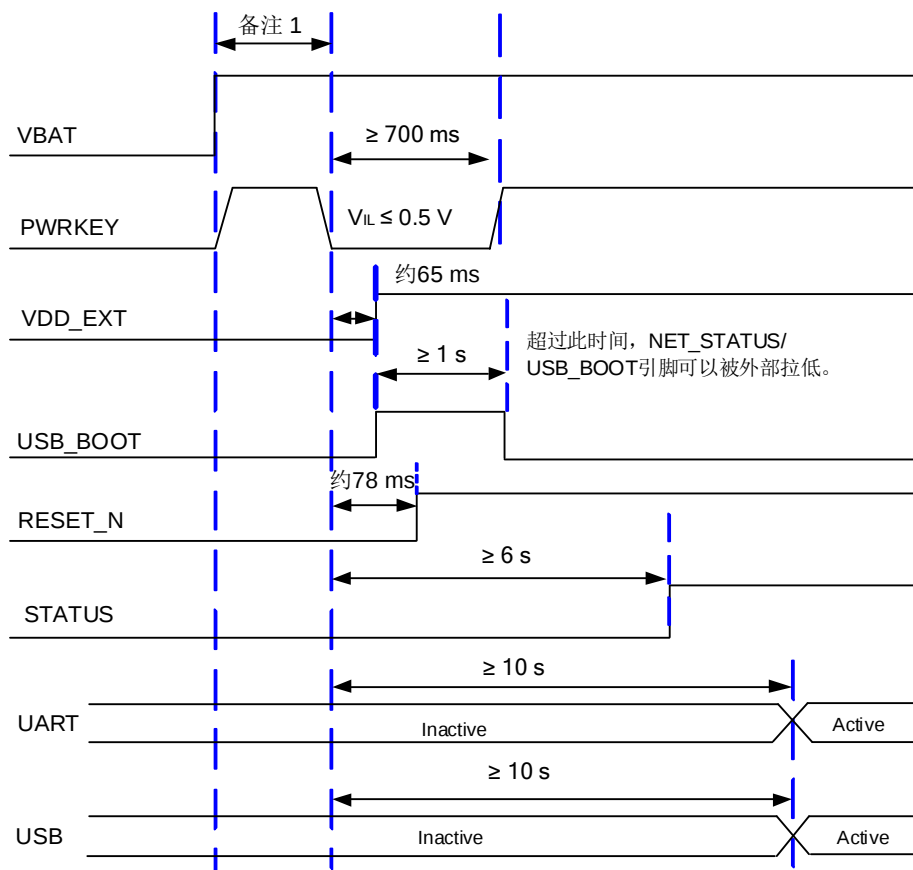


图 9：开机时序图

备注

1. 在拉低 PWRKEY 之前,需保证 VBAT 电压稳定.建议 VBAT 上电稳定至少 30 ms 后再拉低 PWRKEY。
2. 如果需要上电自动开机且不需要关机功能,则可以把 PWRKEY 直接下拉到地,下拉电阻建议 4.7 kΩ。

3.7. 关机

模块可通过以下方式关机：

3.7.1. PWRKEY 关机

在开机状态下拉低 PWRKEY 至少 650 ms 后释放，模块将执行关机流程。

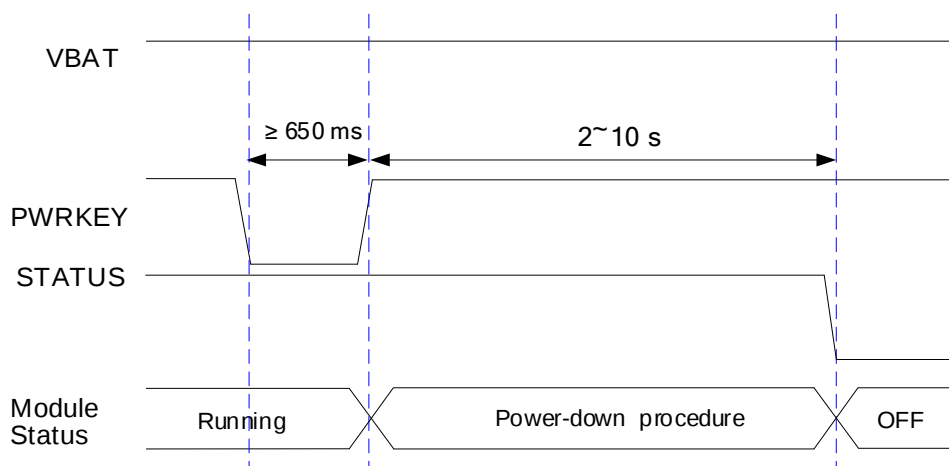


图 10: 关机时序图

3.7.2. API 关机

调用下表 API 可使模块关机，此操作与拉低 PWRKEY 关机的时序和效果相同。

表 13: 模块关机相关 API

	QuecOpen	QuecPython
API	<code>ql_power_down()</code>	<code>Power.powerDown()</code>

备注

1. 当模块正常工作时，不要立即切断模块电源，以避免损坏模块内部存储芯片中的数据。建议先通过 PWRKEY 或者调用 API 函数使模块关机后，再断开电源。
2. 调用 API 函数关机时，请确保在关机命令执行后，PWRKEY 一直处于高电平状态，否则模块完成关机后，会再次自动开机。
3. 有关模块关机 API 的详情：
 - QuecOpen 方案：请参考文档 [5]；
 - QuecPython 方案：请访问 https://python.quectel.com/doc/API_reference/zh/peripherals/misc.Power.html。

3.8. 复位

拉低 RESET_N 引脚至少 300 ms 后释放可令模块复位。RESET_N 对于干扰信号比较敏感，建议模块接口走线应尽量短，且需包地处理。

表 14：复位引脚定义

引脚名	引脚号	I/O	描述	备注
RESET_N	75	DI	模块复位	低电平有效。 不用则建议预留测试点。

复位参考电路与 PWRKEY 控制电路类似，可使用开集或开漏驱动电路或按钮来控制 RESET_N。

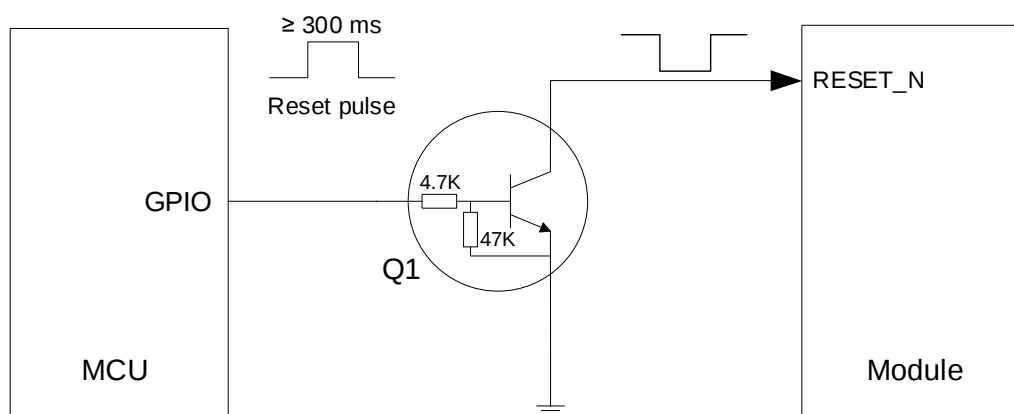


图 11：开集驱动复位参考设计图

也可以使用按钮控制 RESET_N：

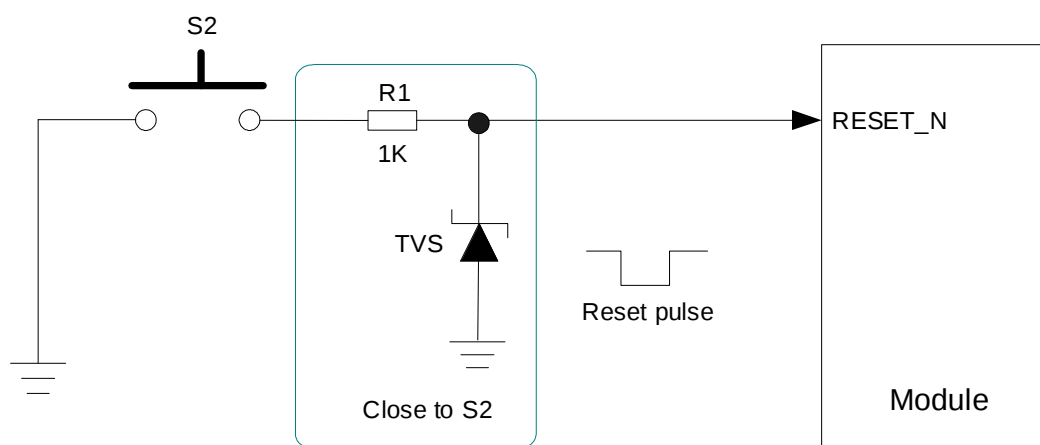


图 12：RESET_N 按钮复位参考设计图

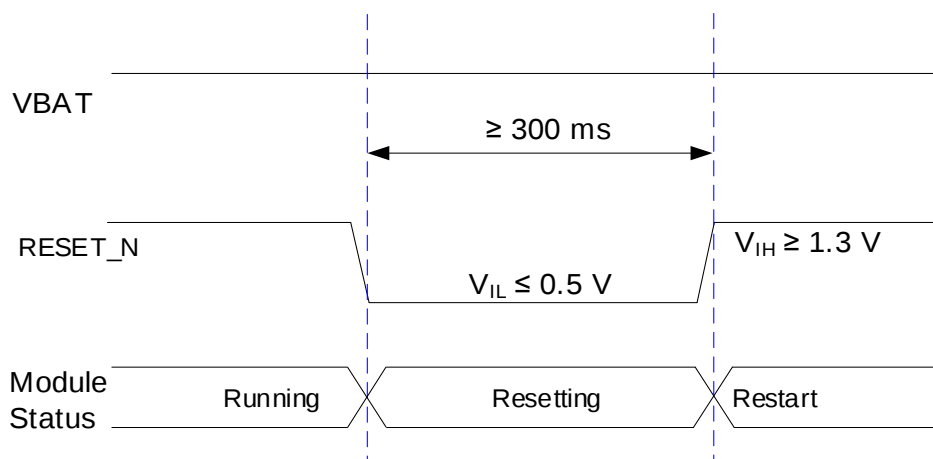


图 13: RESET_N 复位时序图

备注

1. 建议仅在调用 API 和 PWRKEY 进行关机均失败后使用 RESET_N 复位功能。
2. 确保 PWRKEY 和 RESET_N 引脚没有大负载电容（负载电容值不超过 10 nF）。

4 应用接口

4.1. USB 接口

模块提供了 1 个 USB 接口，仅支持 USB 从模式。此接口符合 USB 2.0 规范，支持全速（12 Mbps）和高速（480 Mbps）模式。该接口可用于数据传输、软件调试、固件升级等。

表 15: USB 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USB_DP	26	AIO	USB 2.0 差分数据 (+)	符合 USB 2.0 规范。
USB_DM	27	AIO	USB 2.0 差分数据 (-)	要求 90 Ω 差分阻抗。
USB_VBUS	28	AI	USB 连接检测	典型值 5.0 V。 须预留测试点。

设计时，建议将 USB 接口用于固件升级，须预留测试点以便于调试。

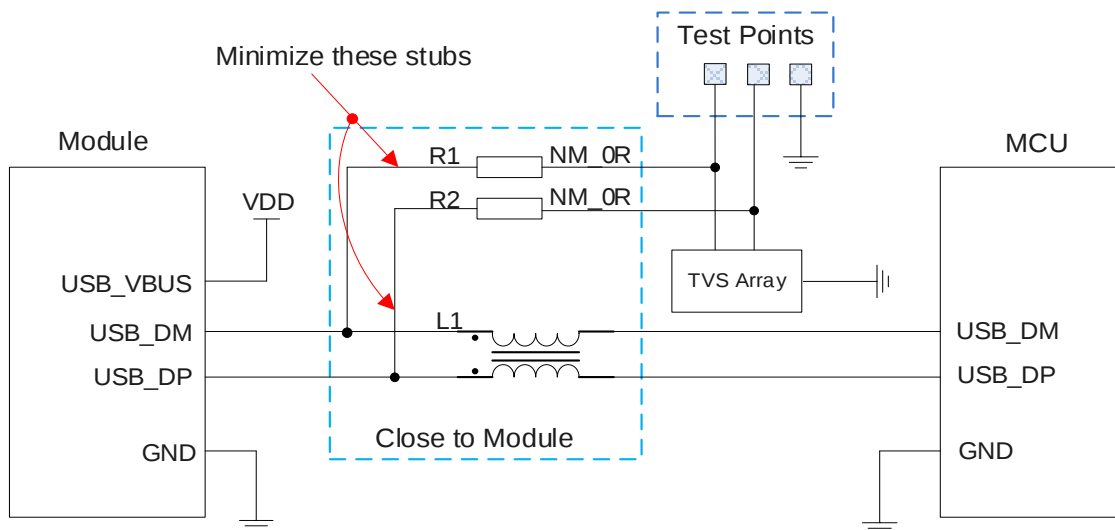


图 14: USB 接口参考电路图

建议在 MCU 与模块间串联一个共模电感 L1 来抑制 EMI 干扰。同时，建议在模块与测试点之间串联 R1 和 R2 电阻以便于调试，且电阻默认不贴。为了满足 USB 数据线信号完整性的要求，L1、R1、R2 应靠近模块放置，且电阻之间需要靠近放置，连接测试点的桩线应保持尽量短。

为确保性能，USB 接口的电路设计应遵循以下原则：

- USB 2.0 数据走线需包地处理，走 90 Ω 的阻抗差分线。
- 建议 USB 信号线走内层差分走线且立体包地，且需要远离电源线、晶振、磁性装置，敏感信号如射频信号、模拟信号，以及由时钟、DC-DC 等产生的噪声信号。
- 注意 ESD 防护器件的寄生电容对 USB 数据走线的影响。一般情况下，建议 USB 2.0 ESD 防护器件的寄生电容不超过 2 pF。

如需了解更多 USB 规范信息，请访问 <http://www.usb.org/home>。

4.2. 强制下载接口

NET_STATUS/USB_BOOT 是强制下载接口。模块开机前将 NET_STATUS/USB_BOOT 引脚下拉至 GND，在开机时模块将进入强制下载模式。在此模式下，模块可通过 USB 接口进行固件升级。

表 16: NET_STATUS/USB_BOOT 接口引脚定义

引脚名	引脚号	I/O	描述	备注
NET_STATUS/ USB_BOOT	55	DI	强制模块进入下载模式	1.8 V 电压域。 模块开机前将此引脚下拉至地，在开机时模块将进入强制下载模式。 低电平有效。 建议预留测试点。

NET_STATUS/USB_BOOT 接口参考设计和进入强制下载模式时序图如下：

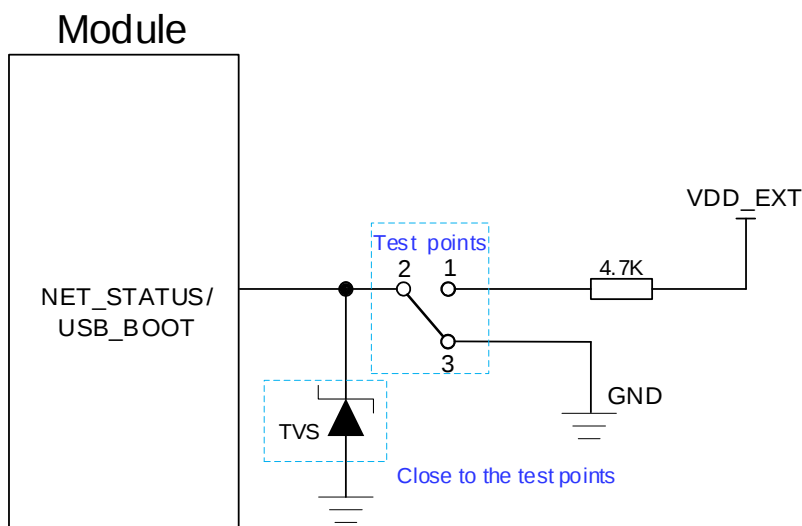


图 15: USB_BOOT 参考设计电路图

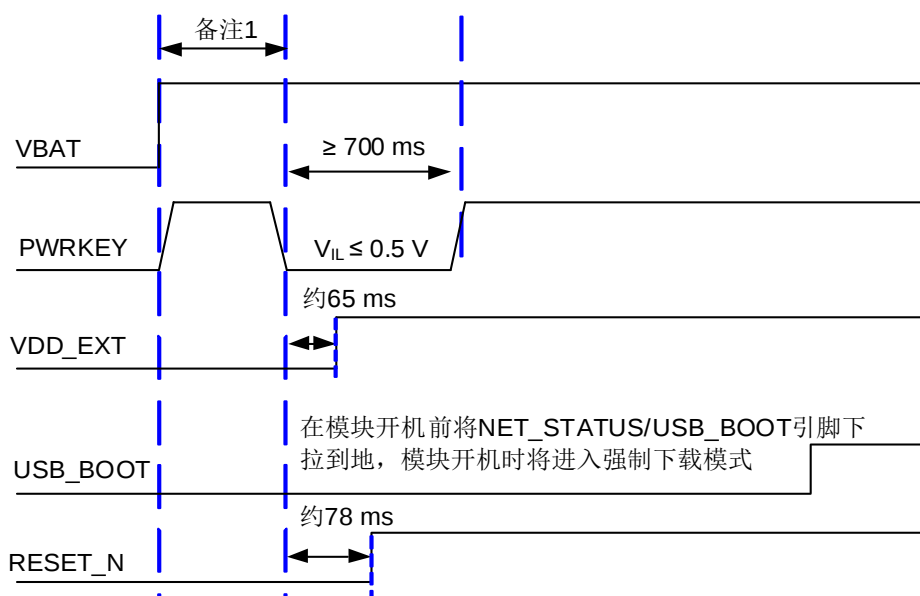


图 16: 进入强制下载模式时序

备注

1. 在拉低 PWRKEY 之前，需保证 VBAT 电压稳定。建议 VBAT 上电稳定至少 30 ms 后再拉低 PWRKEY。
2. 使用 MCU 控制模块进入强制下载模式时需按照如上时序图进行控制，如需手动进入强制下载模式，请按照图 15 所示短接测试点即可。
3. QuecOpen 和 QuecPython 方案须分别使用不同工具进行固件升级：
 - QuecOpen: 须使用 6.0 及以上版本的 QFlash 工具进行固件升级。
 - QuecPython: 须使用 3.0 及以上版本的 QPYcom 工具进行固件升级。有关 QPYcom 工具详情，请访问 https://python.quectel.com/doc/Application_guide/zh/dev-tools/QPYcom/index.html。

4.3. USIM 接口

模块提供 1 路 USIM 接口，符合 ETSI 和 IMT-2000 规范，支持 1.8 V 和 3.0 V USIM 卡。

表 17: USIM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USIM_CLK	5	DO	USIM 卡时钟	
USIM_DATA	6	DIO	USIM 卡数据	
USIM_RST	7	DO	USIM 卡复位	
USIM_VDD	8	PO	USIM 卡供电电源	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM_DET	9	DI	USIM 卡热插拔检测	不用则悬空。

模块通过 USIM_DET 支持 USIM 卡的热插拔，支持高/低电平检测（电平触发）。

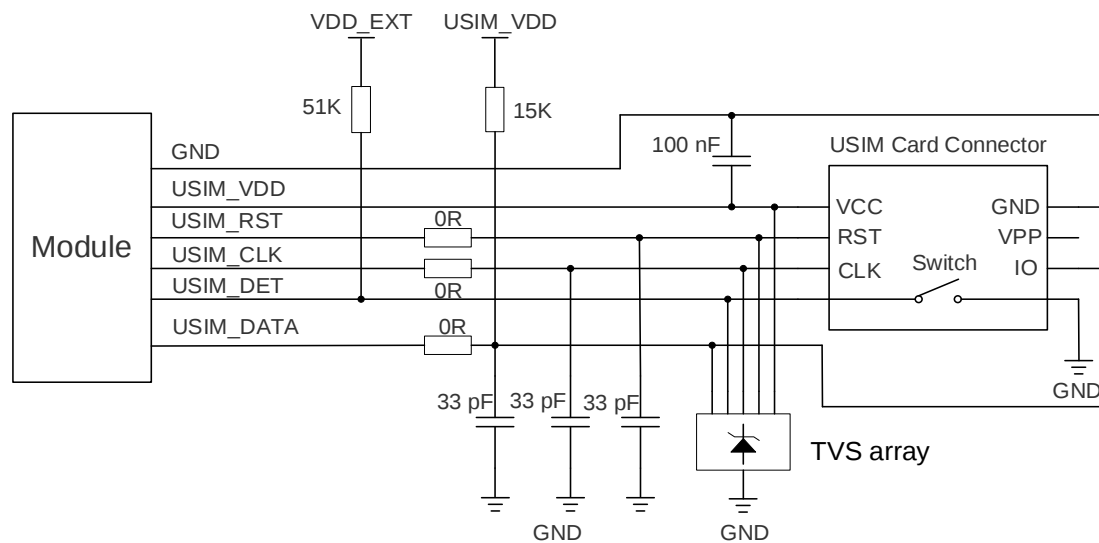


图 17: 8-pin USIM 接口参考电路图

如果无需使用 USIM 卡检测功能，则 USIM_DET 可悬空。

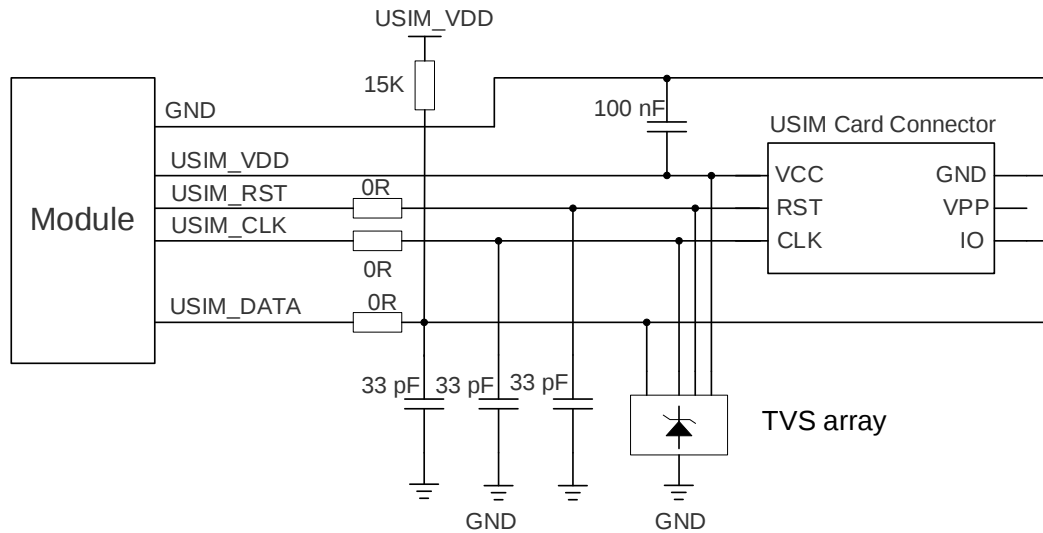


图 18: 6-pin USIM 接口参考电路图

为确保性能，USIM 接口的电路设计应遵循以下原则：

- USIM 卡座靠近模块摆放，尽量保证 USIM 卡信号线布线长度不超过 200 mm。
- USIM 卡信号线布线远离射频线和电源线。
- 请确保 USIM_VDD 与 GND 之间的旁路电容容值不大于 1 μF ，且尽可能靠近 USIM 卡座放置。
- 为防止 USIM_CLK 信号与 USIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条走线之间需增加地屏蔽。
- 为确保良好的 ESD 性能，建议在 USIM 卡引脚增加 TVS 阵列，选择的 TVS 阵列寄生电容不大于 15 pF。在模块和 USIM 卡之间串联 0 Ω 的电阻便于调试。在 USIM_DATA、USIM_CLK 和 USIM_RST 线上并联 33 pF 电容用于滤除射频干扰。USIM 卡的外围器件应尽量靠近 USIM 卡座摆放。
- USIM_DATA 上的上拉电阻有利于增加 USIM 卡的抗干扰能力。当 USIM 接口的走线过长，或者在离干扰源比较近的情况下，建议靠近 USIM 卡座位置增加上拉电阻。

4.4. UART

模块提供了 3 个 UART。其中辅助 UART 可通过 SPI_DIN 和 SPI_DOUT 或 MAIN_CTS 和 MAIN_RTS 复用而来。有关复用的详细信息，请参考文档 [6]。

表 18: UART 信息

接口类型	支持波特率 (bps)	默认波特率 (bps)	功能描述
主 UART	4800、9600、19200、38400、57600、115200、230400、	115200	用于数据传输；支持 RTS 和 CTS 硬件流控

460800、921600

调试 UART	115200	115200	用于部分日志输出
辅助 UART	115200	115200	用于与外设通信

表 19: UART 引脚定义

引脚名	引脚号	复用功能	I/O	描述	备注
MAIN_RXD	31	-	DI	主 UART 接收	1.8 V 电压域。不用则悬空。
MAIN_TXD	32	-	DO	主 UART 发送	
MAIN_CTS	33	-	DO	模块清除发送	1.8 V 电压域。连接至 MCU 的 CTS。不用则悬空。
MAIN_RTS	34	-	DI	请求发送至模块	1.8 V 电压域。连接至 MCU 的 RTS。不用则悬空。
MAIN_DTR	39	-	DI	主 UART 数据终端就绪	
MAIN_RI*	40	-	DO	主 UART 输出振铃提示	1.8 V 电压域。不用则悬空。
MAIN_DCD	48	-	DO	主 UART 输出载波检测	
DBG_TXD	71	-	DO	调试 UART 发送	1.8 V 电压域。 须预留测试点。
DBG_RXD	72	-	DI	调试 UART 接收	
SPI_DIN/ MAIN_RTS	2/34	UART3_RXD	DI	辅助 UART 接收	1.8 V 电压域。不用则悬空。
SPI_DOUT/ MAIN_CTS	3/33	UART3_TXD	DO	辅助 UART 发送	

模块的 UART 电平为 1.8 V。若外部 MCU 系统电平为 3.3 V，则需在模块和 MCU 的 UART 连接中增加电平转换电路。下图为使用电平转换芯片的参考电路设计：

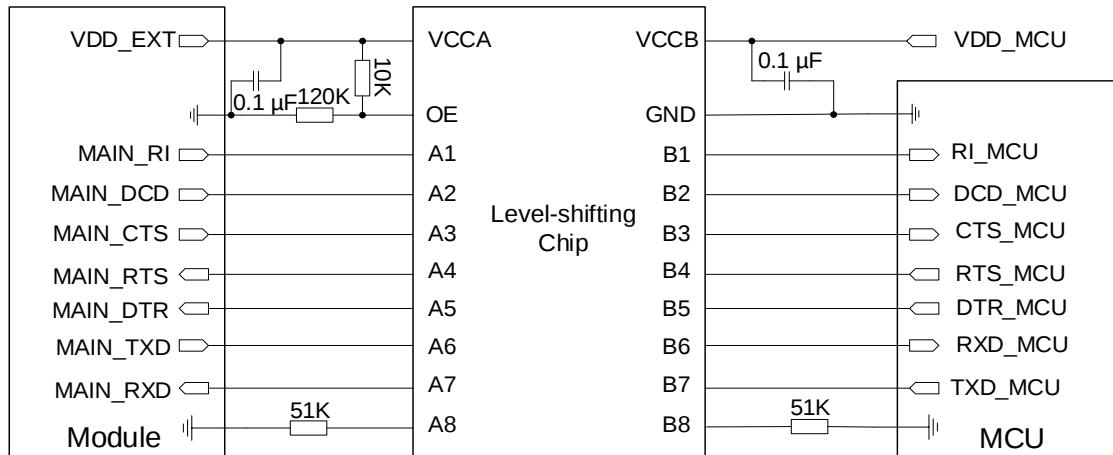


图 19：电平转换芯片参考设计框图

另一种电平转换电路如下图所示。如下虚线部分的输入和输出电路设计可参考实线部分，但需注意连接方向：

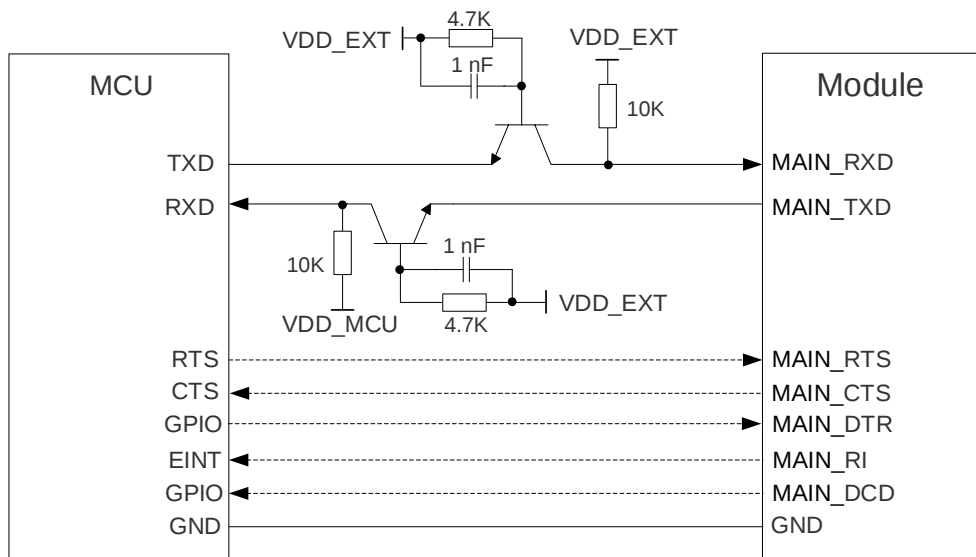


图 20：晶体管电平转换参考设计框图

备注

1. 请务必留意，串口硬件流控 CTS、RTS 引脚采用直连方式，并注意输入输出方向。
2. 晶体管电平转换电路不适用于波特率超过 460 kbps 的应用。
3. 为增加 UART 通讯稳定性，建议增加 UART 硬件流控设计。

4.5. I2C 接口

模块提供了 1 个 I2C 接口。

表 20: I2C 接口引脚定义

引脚名	引脚号	I/O	描述	备注
I2C_SDA	56	OD	I2C 串行数据	需外部 1.8 V 上拉。 不用则悬空。
I2C_SCL	57	OD	I2C 串行时钟	

4.6. LCM 接口

模块的 LCM 接口支持最大分辨率为 240 × 320 的 LCD 显示模块。支持 SPI 4 线单数据线传输，支持 RGB565 格式输出。

表 21: LCM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
LCD_SPI_CS	65	DO	LCD SPI 片选	1.8 V 电压域，不用则悬空。
LCD_TE	62	DI	LCD tearing effect	
LCD_SPI_CLK	67	DO	LCD SPI 时钟	
LCD_SPI_RS	63	DO	LCD SPI 寄存器选择	
LCD_RST	64	DO	LCD 复位	
LCD_SPI_DOUT	66	DO	LCD SPI 数据输出	

LCM 接口的参考设计，请参考[文档 \[7\]](#)。

4.7. SPI

模块的 SPI 默认支持从模式*和主模式，电压域为 1.8 V，最高时钟频率 26 MHz。

表 22: SPI 引脚定义

引脚名	引脚号	I/O	描述	备注
SPI_CLK	1	DIO	SPI 时钟	1.8 V 电压域。 模块作为主设备时，SPI_CLK 和 SPI_CS 为输出信号；模块作为从设备*时，SPI_CLK 和 SPI_CS 为输入信号。 不用则悬空。
SPI_DIN	2	DI	SPI 数据输入	
SPI_DOUT	3	DO	SPI 数据输出	
SPI_CS	4	DIO	SPI 片选	

下图为 SPI 与外设的电路参考设计：

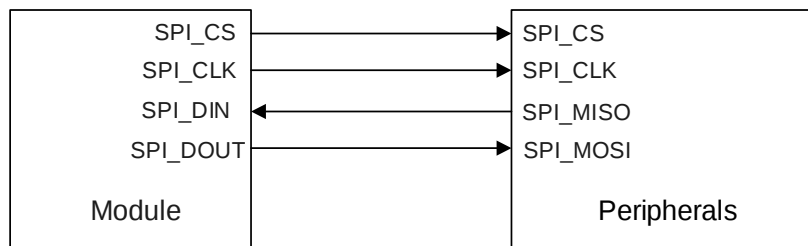


图 21: SPI 电路参考设计（模块作为主设备）

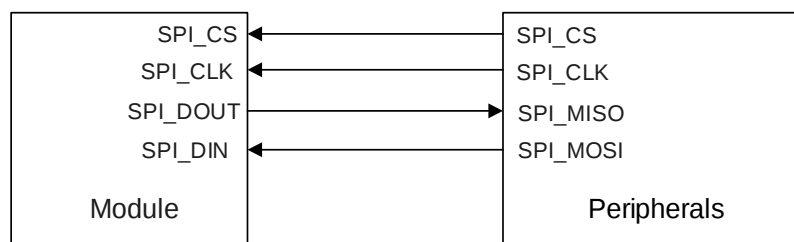


图 22: SPI 电路参考设计（模块作为从设备*）

备注

模块 SPI 的电压域为 1.8 V。如果客户的主机系统电平为 3.3 V，则需要在模块与客户主机连接中加电平转换芯片。

4.8. 矩阵键盘接口

模块支持 3×3 矩阵键盘。矩阵键盘接口存在复用关系，可通过配置以下引脚实现按键功能。

表 23：矩阵键盘接口引脚定义

引脚名	引脚号	复用功能	I/O	描述	备注
WAKEUP_IN	49	KP_MKOUT[1]	DO	矩阵按键输出 1	1.8 V 电压域。 不用则悬空。
AP_READY	50	KP_MKIN[2]	DI	矩阵按键输入 1	
NET_MODE	52	KP_MKIN[0]	DI	矩阵按键输入 2	
SLEEP_IND	53	KP_MKOUT[0]	DO	矩阵按键输出 2	
STATUS	54	KP_MKIN[1]	DI	矩阵按键输入 3	
NET_STATUS/ USB_BOOT	55	KP_MKOUT[2]	DO	矩阵按键输出 3	

备注

1. 引脚 55（NET_STATUS/USB_BOOT）复用成 KP_MKOUT[2]功能时，必须在外部增加 15 k Ω 电阻并下拉到地。
2. KP_MKIN 与 KP_MKOUT 可灵活搭配，例如将 KP_MKIN[1]与 KP_MKOUT[2]搭配使用。
3. 有关引脚复用的信息，详情请参考文档 [6]。

矩阵键盘接口的参考设计，请参考文档 [7]。

4.9. ADC 接口

模块提供了 2 路通用模数转换接口（ADC 接口）。ADC 接口在布线时，为了提高接口的电压测量准确度，建议进行包地处理。

表 24: ADC 接口引脚定义

引脚名	引脚号	I/O	描述	备注
ADC0	19	AI	通用 ADC 接口	不用则悬空。
ADC1	20	AI		

调用下表 API 可以读取 ADC 接口各引脚的电压值:

表 25: 读取 ADC 通道电压相关 API

	QuecOpen	QuecPython
API	<code>ql_adc_read()</code>	<code>ADC.read()</code>

表 26: ADC 特性

参数	最小值	典型值	最大值	单位
ADC0 输入电压范围	0	-	1.2	V
ADC1 输入电压范围	0	-	1.2	V
ADC 分辨率	-	12	-	位

备注

1. ADC 接口设计时必须预留分压电路, 每路分压电路上连接电源端的电阻阻值选型都要求在 100 kΩ 到 1 MΩ 之间。
2. 分压电阻精度对 ADC 采样误差会有影响, 推荐使用精度为 1 % 的电阻。如果对 ADC 精度要求更高, 则建议使用精度为 0.5 % 的电阻。详细信息请参考文档 [7]。
3. 读取 ADC 通道电压相关 API 的详情:
 - QuecPython 方案: 请参考文档 [4];
 - QuecPython 方案: 请访问 https://python.quectel.com/doc/API_reference/zh/peripherals/misc.ADC.html。

4.10. 音频接口

模块可复用 GPIO 接口为 SPI 实现音频输出，通过专用 SPI_DOUT 输出音频驱动信号；通过专用 SPI 外接 Codec 芯片或者 DAC 芯片实现音频输出。可根据音频需求选择不同的外接电路方案。

表 27：外接 RC 电路引脚定义

引脚名	引脚号	复用功能	I/O	描述	备注
GPIO11	59	SPI1_DOUT	DO	SPI 数据输出	不用则悬空。
GPIO13	61	SPI1_CLK	DO	SPI 时钟输出	不用则悬空。

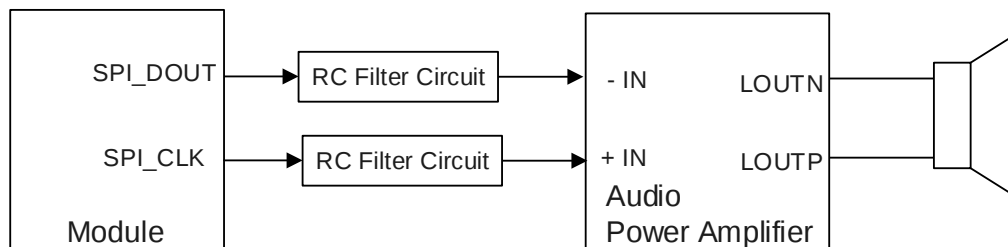


图 23：外接 RC 电路参考设计

表 28：外接 Codec 电路引脚定义

引脚名	引脚号	复用功能	I/O	描述	备注
GPIO10	58	SPI1_CS	DO	SPI 通道输出 I2S 格式，作为 I2S_SYNC 使用	不用则悬空。
GPIO11	59	SPI1_DOUT	DO	SPI 通道输出 I2S 格式，作为 I2S_DOUT 使用	
GPIO12	60	SPI1_DIN	DI	SPI 通道输出 I2S 格式，作为 I2S_DIN 使用	
GPIO13	61	SPI1_CLK	DO	SPI 通道输出 I2S 格式，作为 I2S_CLK 使用	
I2C_SDA	56	I2C_SDA	OD	I2C 串行数据	需外部 1.8 V 上拉。
I2C_SCL	57	I2C_SCL	OD	I2C 串行时钟	

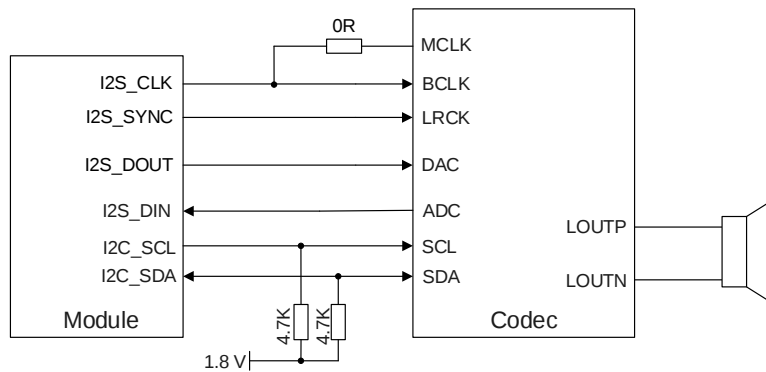


图 24: 外接 Codec 电路参考设计

表 29: 外接 DAC 电路引脚定义

引脚名	引脚号	复用功能	I/O	描述	备注
GPIO10	58	SPI1_CS	DO	SPI 通道输出 I2S 格式， 作为 I2S 片选使用	不用则悬空。
GPIO11	59	SPI1_DOUT	DO	SPI 通道输出 I2S 格式， 作为 I2S 数据输出使用	
GPIO13	61	SPI1_CLK	DO	SPI 通道输出 I2S 格式， 作为 I2S 时钟使用	

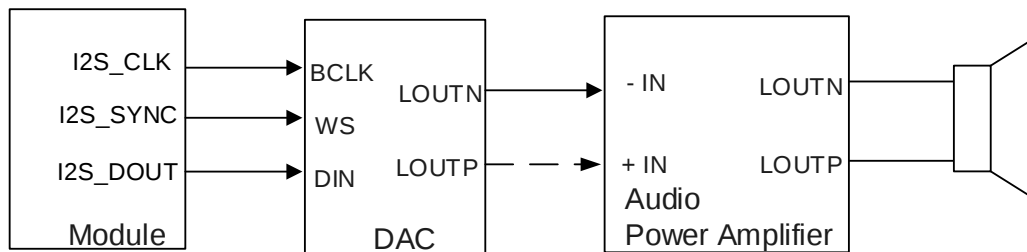


图 25: 外接 DAC 电路参考设计

备注

1. 外接音频默认使用 RC 滤波电路设计。可选外接 Codec 芯片或者 DAC 芯片电路设计，以满足更高的音频要求。
2. 外接 Codec 电路设计时，仅支持下行输出，不支持上行输入。
3. 外接 DAC 电路时，需确认 DAC 型号的输出情况。单端输出时，音频功率放大器的输入需按照单端输入处理。
4. 建议音频功率放大器的增益不超过 10 倍。
5. 有关引脚复用的信息，详情请参考文档 [6]。

4.11. 指示信号

表 30：指示接口引脚定义

引脚名	引脚号	I/O	描述	备注
NET_MODE	52	DO	网络注册状态指示	不用则悬空。
NET_STATUS/ USB_BOOT	55	DO	网络状态指示	模块正常开机后，该引脚用作网络状态指示。 模块正常开机前禁止下拉此引脚。 建议预留测试点。
STATUS	54	DO	运行状态指示	不用则悬空。
SLEEP_IND	53	DO	睡眠模式指示	

4.11.1. 网络状态指示

作为指示引脚，NET_MODE 和 NET_STATUS/USB_BOOT 分别用来指示模块网络注册状态和网络状态，同时驱动对应的 LED 指示灯。

表 31：网络状态指示引脚的工作状态

引脚名	电平状态	模块网络状态
NET_MODE	高电平	已注册到 LTE 网络
	低电平	其他
NET_STATUS/ USB_BOOT	慢闪（200 ms 高/1800 ms 低）	搜网状态
	慢闪（1800 ms 高/200 ms 低）	待机状态
	快闪（125 ms 高/125 ms 低）	数据传输模式

网络状态指示参考电路如下图所示。建议 NET_STATUS/USB_BOOT 引脚外接 $V_{GS(TH)}$ （栅极阈值电压）最大值不超过 1 V 的 NMOS 管进行控制。

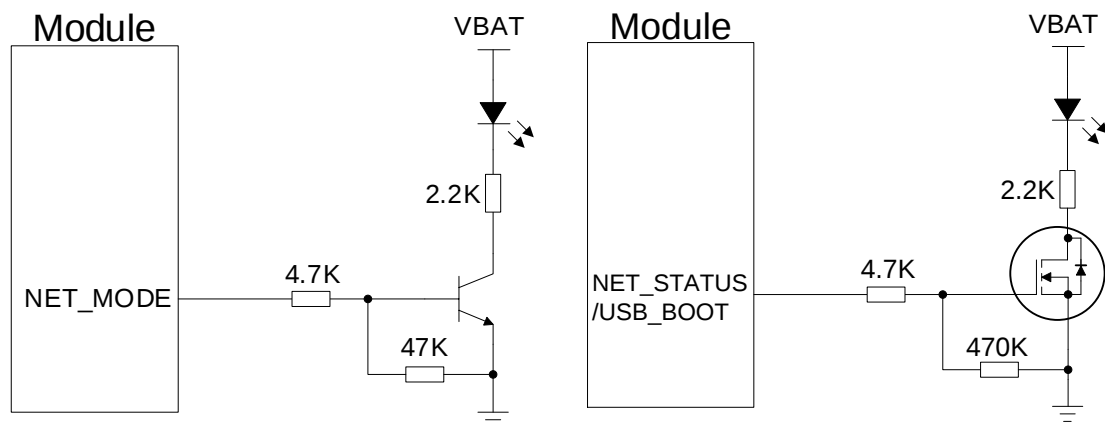


图 26：网络状态指示参考电路图

备注

模块 NET_STATUS/USB_BOOT 引脚控制的网络指示灯在开机过程中处于常亮状态。模块正常开机后，该引脚的工作状态请参考表 31。

4.11.2. STATUS

STATUS 用于指示模块的运行状态。当模块正常开机时，STATUS 输出高电平。

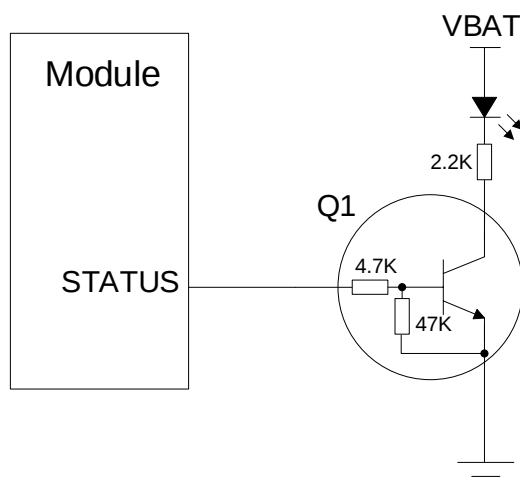


图 27：STATUS 参考电路图

4.11.3. SLEEP_IND

SLEEP_IND 用于指示模块的休眠状态。当模块正常休眠时，SLEEP_IND 输出高电平。

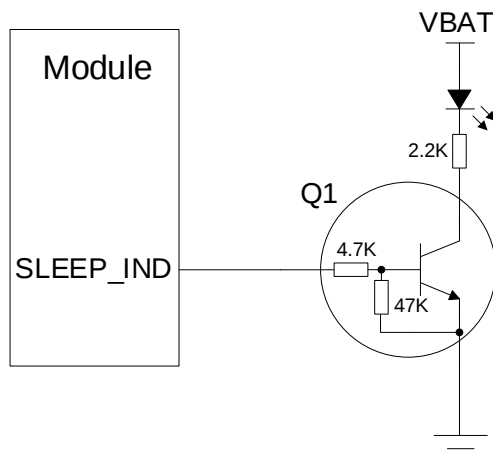


图 28: SLEEP_IND 参考电路图

5 射频特性

请根据具体的项目情况选择合适的天线类型与设计方案，并调整天线参数。在终端产品量产前，需对射频设计进行全面的测试。本章节的全部内容仅作参考，在设计目标产品时仍需进行独立分析、评估和判断。

5.1. LTE/Wi-Fi Scan 天线接口

5.1.1. 引脚定义和工作频段

表 32: 主天线/Wi-Fi Scan 天线接口引脚定义

引脚名	引脚号	I/O	描述	备注
ANT_MAIN	46	AIO	LTE/Wi-Fi Scan 天线接口	50 Ω 特性阻抗。 Wi-Fi Scan 功能可选。

备注

Wi-Fi Scan 与主天线共用天线接口，两种功能不可同时使用，时分复用。Wi-Fi Scan 只接收不发送。

表 33: 工作频段

工作频段	发送	接收	单位
LTE-FDD B1	1920~1980	2110~2170	MHz
LTE-FDD B3	1710~1785	1805~1880	MHz
LTE-FDD B5	824~849	869~894	MHz
LTE-FDD B8	880~915	925~960	MHz
LTE-TDD B34	2010~2025	2010~2025	MHz
LTE-TDD B38	2570~2620	2570~2620	MHz

LTE-TDD B39	1880~1920	1880~1920	MHz
LTE-TDD B40	2300~2400	2300~2400	MHz
LTE-TDD B41	2535~2675	2535~2675	MHz

备注

LTE-TDD B41 仅支持 140 MHz（2535~2675 MHz）。

5.1.2. 发射功率

表 34: 射频发射功率

频段	最大值	最小值
LTE-FDD B1/B3/B5/B8	23 dBm $\pm$ 2 dB	< -39 dBm
LTE-TDD B34/B38/B39/B40/B41	23 dBm $\pm$ 2 dB	< -39 dBm

5.1.3. 接收灵敏度

表 35: 射频接收灵敏度（单位：dBm）

频段	接收灵敏度（典型值）	
	主集	3GPP 要求
LTE-FDD B1 (10 MHz)	-99	-96.3
LTE-FDD B3 (10 MHz)	-98	-93.3
LTE-FDD B5 (10 MHz)	-99	-94.3
LTE-FDD B8 (10 MHz)	-99	-93.3
LTE-TDD B34 (10 MHz)	-99.5	-96.3
LTE-TDD B38 (10 MHz)	-99.5	-96.3
LTE-TDD B39 (10 MHz)	-99.5	-96.3
LTE-TDD B40 (10 MHz)	-99.5	-96.3

LTE-TDD B41 (10 MHz)

-99

-94.3

5.1.4. 参考设计

模块提供 1 路射频天线接口用于天线连接。为发挥更好的射频性能，需预留 π 型匹配电路；匹配元件如 C1、R1、C2 应尽量靠近天线放置；电容默认不贴。

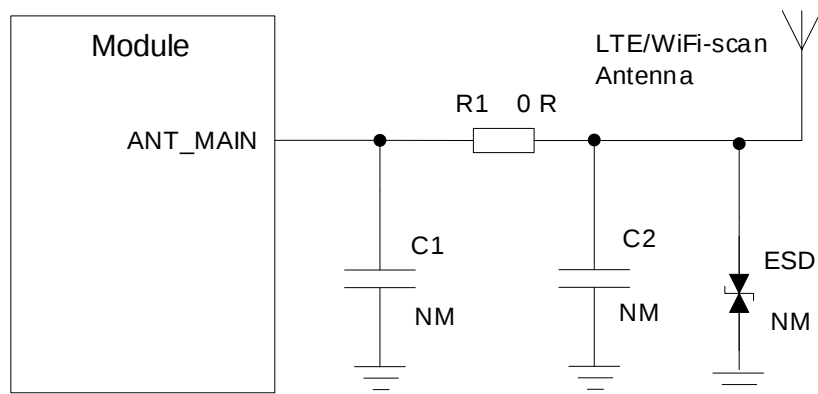


图 29: 射频参考电路图

5.2. 射频信号线布线指导

设计 PCB 时，所有射频信号线的特性阻抗应控制在 $50\ \Omega$ 。一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度（W）、对地间隙（S）、以及参考地平面的高度（H）决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制在 $50\ \Omega$ 时，微带线以及共面波导的结构设计。

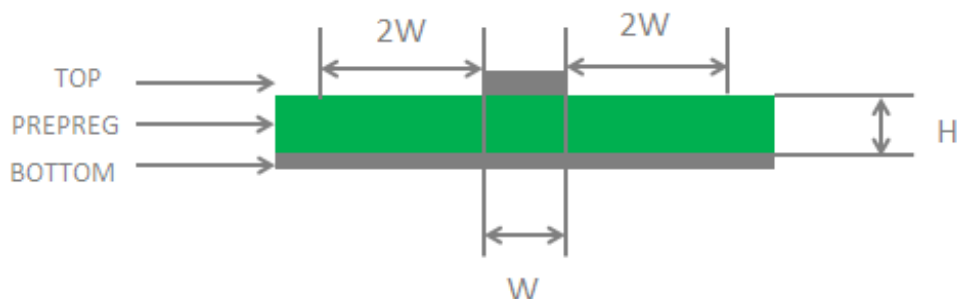


图 30: 两层 PCB 板微带线结构

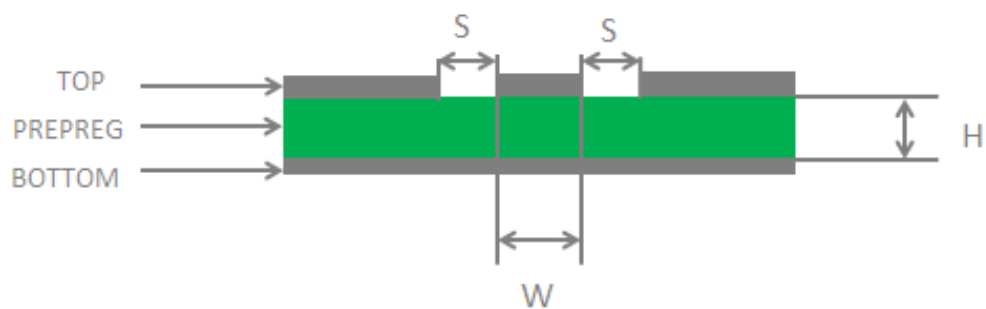


图 31: 两层 PCB 板共面波导结构

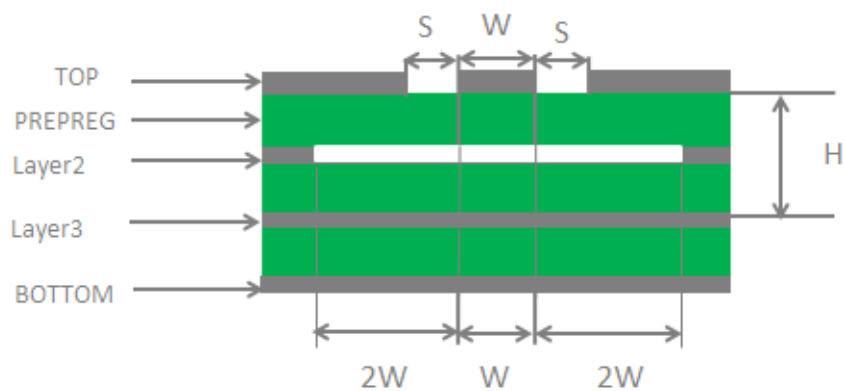


图 32: 四层 PCB 板共面波导结构（参考地为第三层）

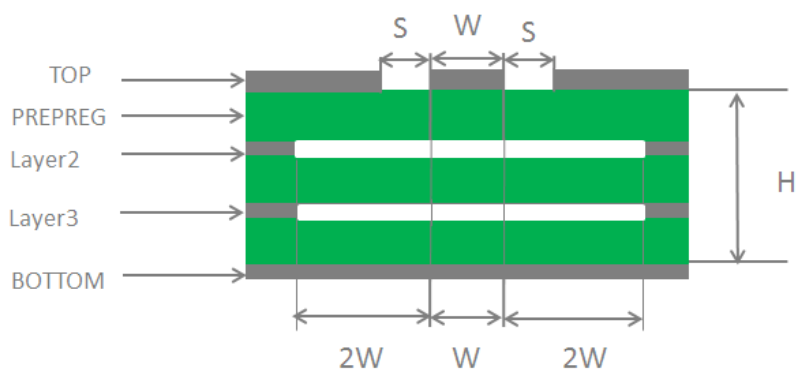


图 33: 四层 PCB 板共面波导结构（参考地为第四层）

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 $50\ \Omega$ 阻抗控制。
- 与射频引脚相邻的地引脚不做热焊盘，要与地充分接触。
- 射频引脚到射频连接器之间的距离应尽量短，同时避免直角走线，建议走线夹角保持为 135° 。
- 建立连接器件的封装时，信号脚需与地保持距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2 \times W$)。
- 射频信号线必须远离干扰源，避免和相邻层的任何信号线交叉或平行。

更多关于射频布线的说明，请参考文档 [8]。

5.3. 天线设计要求

表 36：天线设计要求

天线类型	要求
蜂窝	● VSWR: ≤ 2 ● 效率: $> 30\%$ ● 最大输入功率: 50 W ● 输入阻抗: $50\ \Omega$ ● 垂直极化 ● 线缆插入损耗: < 1 dB: LB (< 1 GHz) < 1.5 dB: MB (1~2.3 GHz) < 2 dB: HB (> 2.3 GHz)

5.4. 射频连接器推荐

如果使用射频连接器的连接方式，则推荐使用 Hirose 的 U.FL-R-SMT 天线座。

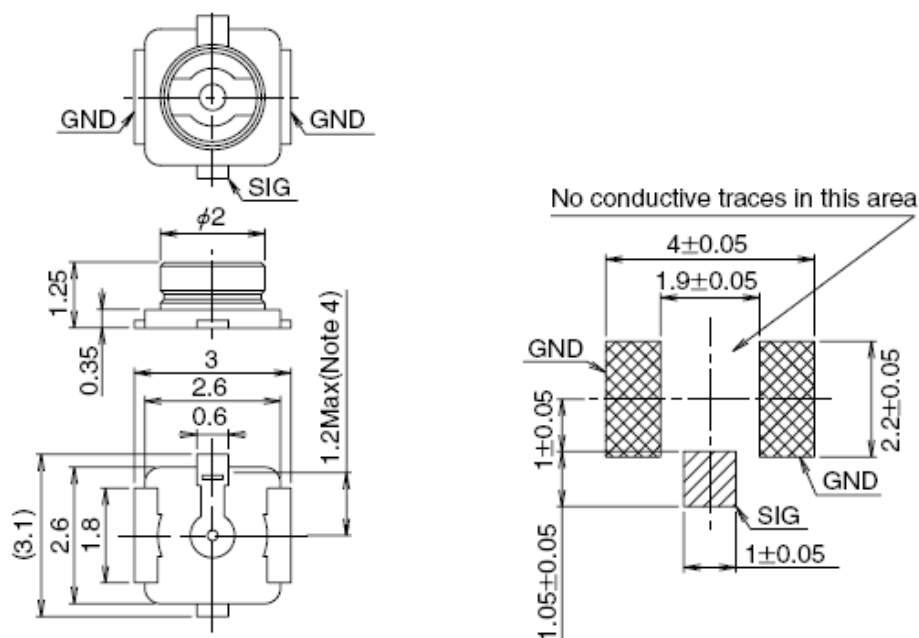


图 34: 天线座尺寸 (单位: 毫米)

可选择 U.FL-LP 系列的插头来搭配 U.FL-R-SMT 使用。

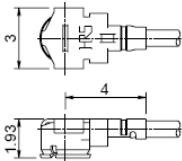
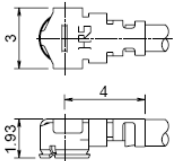
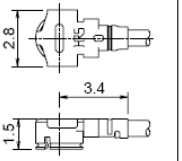
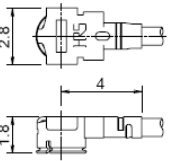
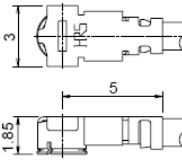
Part No.	U.FL-LP-040	U.FL-LP-066	U.FL-LP(V)-040	U.FL-LP-062	U.FL-LP-088
					
Mated Height	2.5mm Max. (2.4mm Nom.)	2.5mm Max. (2.4mm Nom.)	2.0mm Max. (1.9mm Nom.)	2.4mm Max. (2.3mm Nom.)	2.4mm Max. (2.3mm Nom.)
Applicable cable	Dia. 0.81mm Coaxial cable	Dia. 1.13mm and Dia. 1.32mm Coaxial cable	Dia. 0.81mm Coaxial cable	Dia. 1mm Coaxial cable	Dia. 1.37mm Coaxial cable
Weight (mg)	53.7	59.1	34.8	45.5	71.7
RoHS	YES				

图 35: 与天线座匹配的插头规格 (单位: 毫米)

下图为射频连接器安装尺寸：

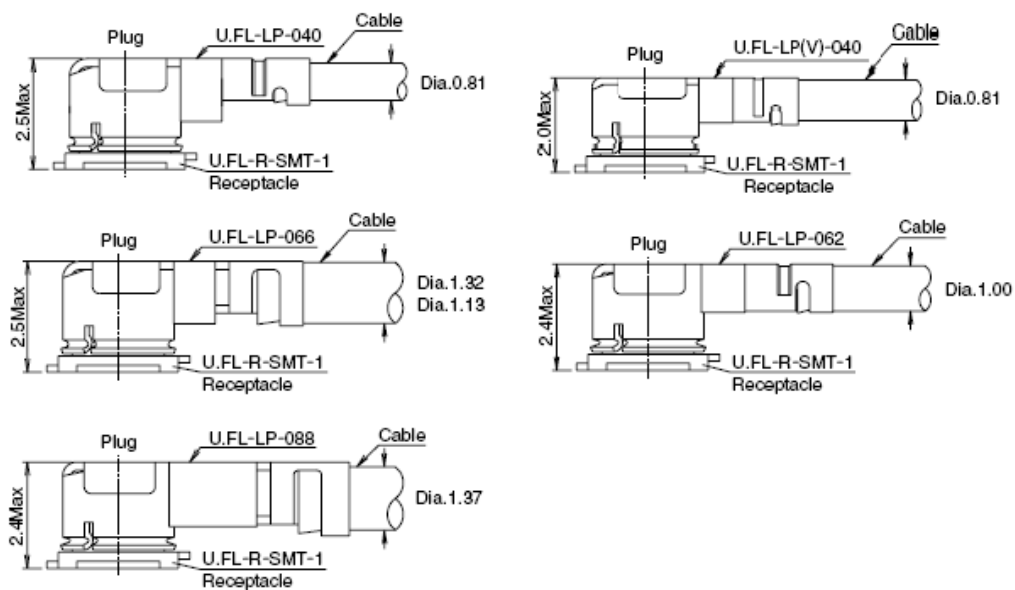


图 36：射频连接器安装图（单位：毫米）

详细信息请访问 <http://www.hirose.com>。

6 电气性能和可靠性

6.1. 绝对最大额定值

表 37：绝对最大额定值

参数	最小值	最大值	单位
VBAT_BB/VBAT_RF 电压	-0.3	6	V
USB_VBUS 电压	-0.3	5.5	V
数字接口电压	-0.3	2.2	V
VBAT_BB 最大电流	-	0.5	A
VBAT_RF 最大电流	-	1.5	A
ADC[0:1]电压	0	1.2	V

6.2. 电源额定值

表 38：模块电源额定值

参数	描述	条件	最小值	典型值	最大值	单位
VBAT	VBAT_BB 和 VBAT_RF	实际输入电压必须在该范围之内	3.4	3.8	4.3	V
I _{VBAT}	峰值耗流	处于最大发射功率等级下	-	1.5	2.0	A
USB_VBUS	USB 连接检测	-	3.0	5.0	5.25	V

6.3. 功耗

表 39: 功耗

描述	条件	典型值	单位
关机模式	模块关机	9.81	μA
	最少功能模式（USB 断开）	0.52	mA
	飞行模式（USB 断开）	0.63	mA
	LTE-FDD @ PF = 32（USB 断开）	2.17	mA
	LTE-FDD @ PF = 64（USB 断开）	1.41	mA
	LTE-FDD @ PF = 64（USB 挂起）	1.59	mA
休眠模式	LTE-FDD @ PF = 128（USB 断开）	1.03	mA
	LTE-FDD @ PF = 256（USB 断开）	0.84	mA
	LTE-TDD @ PF = 32（USB 断开）	2.44	mA
	LTE-TDD @ PF = 64（USB 断开）	1.54	mA
	LTE-TDD @ PF = 64（USB 挂起）	1.73	mA
	LTE-TDD @ PF = 128（USB 断开）	1.1	mA
空闲模式	LTE-TDD @ PF = 256（USB 断开）	0.88	mA
	LTE-FDD @ PF = 64（USB 断开）	7.82	mA
	LTE-FDD @ PF = 64（USB 连接）	19.51	mA
	LTE-TDD @ PF = 64（USB 断开）	7.91	mA
LTE 数据传输	LTE-FDD B1	653	mA
	LTE-FDD B3	603	mA
	LTE-FDD B5	582	mA
	LTE-FDD B8	589	mA
	LTE-TDD B34	307	mA

LTE-TDD B38	290	mA
LTE-TDD B39	260	mA
LTE-TDD B40	275	mA
LTE-TDD B41	309	mA

6.4. 数字逻辑电平特性

表 40: 1.8 V I/O 要求

参数	描述	最小值	最大值	单位
V_{IH}	输入高电平	$0.7 \times VDDIO$	$VDDIO + 0.18$	V
V_{IL}	输入低电平	-0.3	$0.3 \times VDDIO$	V
V_{OH}	输出高电平	$VDDIO - 0.2$	-	V
V_{OL}	输出低电平	-	0.2	V

表 41: USIM 卡 1.8 V I/O 要求

参数	描述	最小值	最大值	单位
USIM_VDD	供电	1.62	1.98	V
V_{IH}	输入高电平	$0.7 \times USIM_VDD$	USIM_VDD	V
V_{IL}	输入低电平	0	$0.2 \times USIM_VDD$	V
V_{OH}	输出高电平	$0.7 \times USIM_VDD$	USIM_VDD	V
V_{OL}	输出低电平	0	$0.15 \times USIM_VDD$	V

表 42: USIM 卡 3.0 V I/O 要求

参数	描述	最小值	最大值	单位
USIM_VDD	供电	2.7	3.3	V
V_{IH}	输入高电平	$0.7 \times \text{USIM_VDD}$	USIM_VDD	V
V_{IL}	输入低电平	0	$0.15 \times \text{USIM_VDD}$	V
V_{OH}	输出高电平	$0.7 \times \text{USIM_VDD}$	USIM_VDD	V
V_{OL}	输出低电平	0	$0.15 \times \text{USIM_VDD}$	V

6.5. 静电防护

由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模块，并可能对模块造成一定的损坏，因此应重视静电防护并采取合理的静电防护措施。例如：在研发、生产、组装和测试等过程中，佩戴防静电手套；设计产品时，在电路接口处和其他易受静电放电影响的点位增加防静电保护器件。

表 43: ESD 性能参数（温度：25~30 °C，湿度：40 ±5 %）

测试点	接触放电	空气放电	单位
VBAT 和 GND	±5	±10	kV
天线接口	±4	±8	kV
其他接口	±0.5	±1	kV

6.6. 工作和存储温度

表 44: 工作和存储温度

参数	最小值	典型值	最大值	单位
正常工作温度范围 ⁵	-35	+25	+75	°C
扩展工作温度范围 ⁶	-40	-	+85	°C
存储温度范围	-40	-	+90	°C

⁵ 当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

⁶ 当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备短消息、数据传输等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

7 结构与规格

本章描述了模块的机械尺寸，所有的尺寸单位为毫米。所有未标注公差尺寸，公差为 ± 0.2 mm。

7.1. 机械尺寸

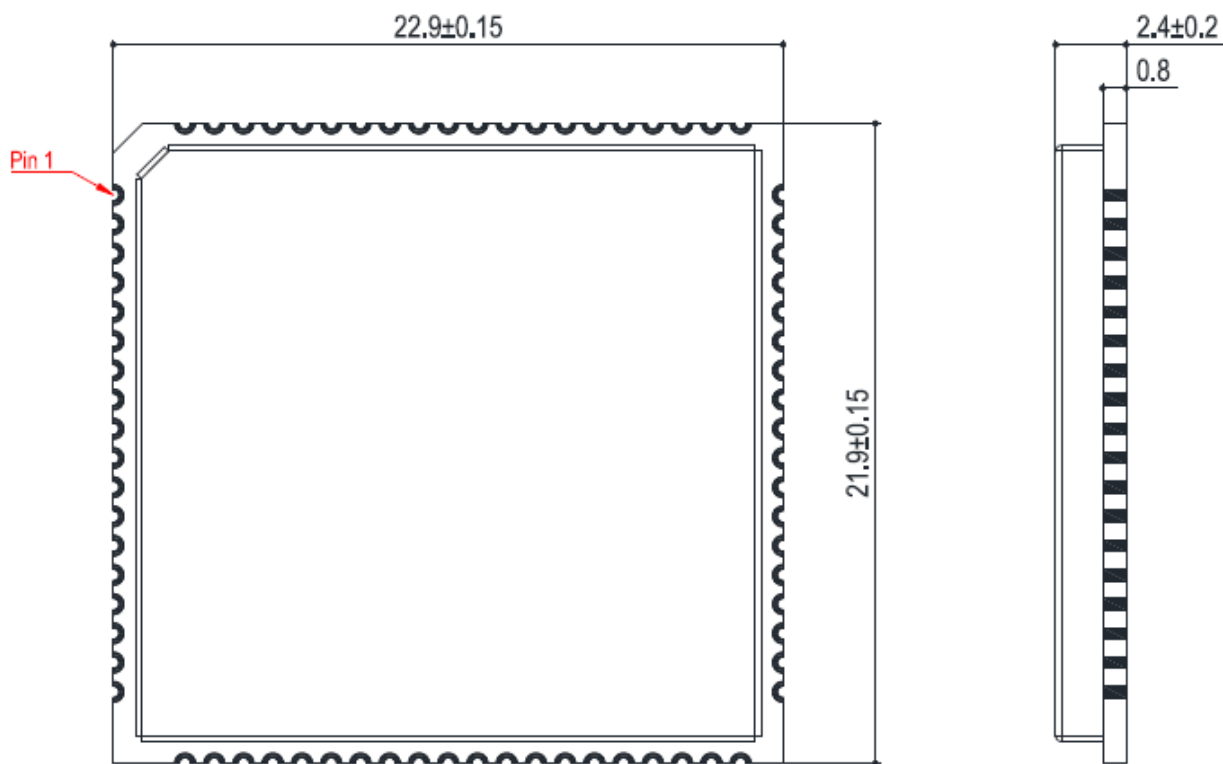


图 37：模块俯视及侧视尺寸图

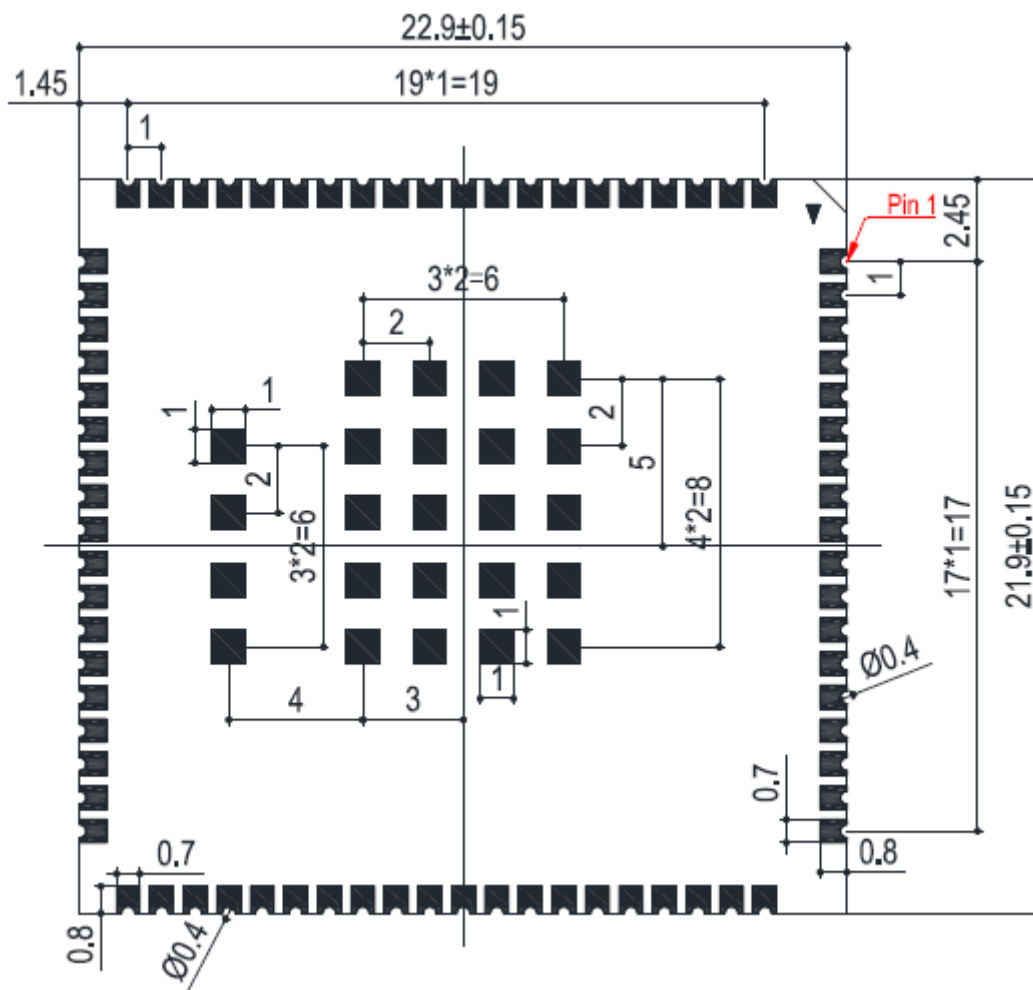


图 38: 模块底视尺寸图

备注

1. 移远通信 EC600K-CN QuecOpen 模块的平整度参考 JEITA ED-7306 标准要求。
2. 模块的钢网设计请参考文档 [9]。

7.2. 推荐封装

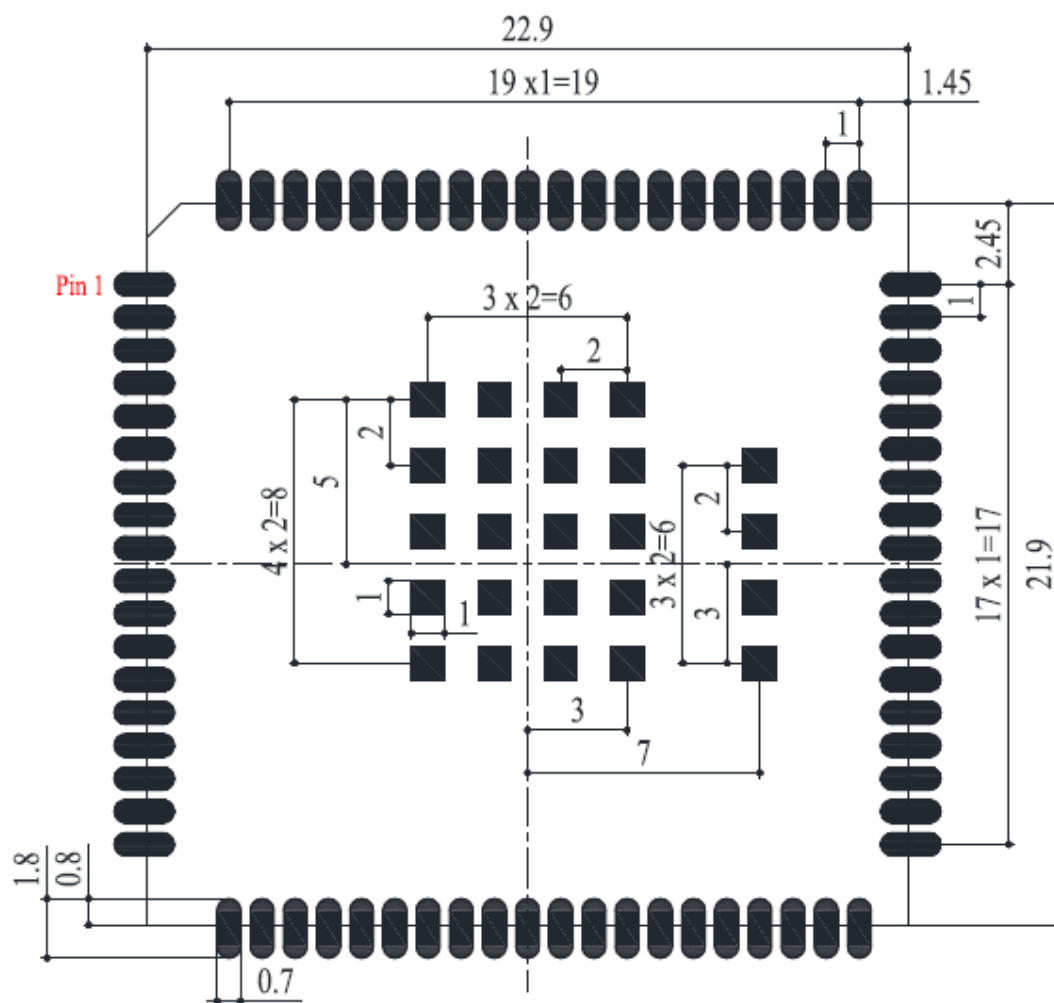


图 39: EC600K-CN 推荐封装

7.3. 俯视图和底视图

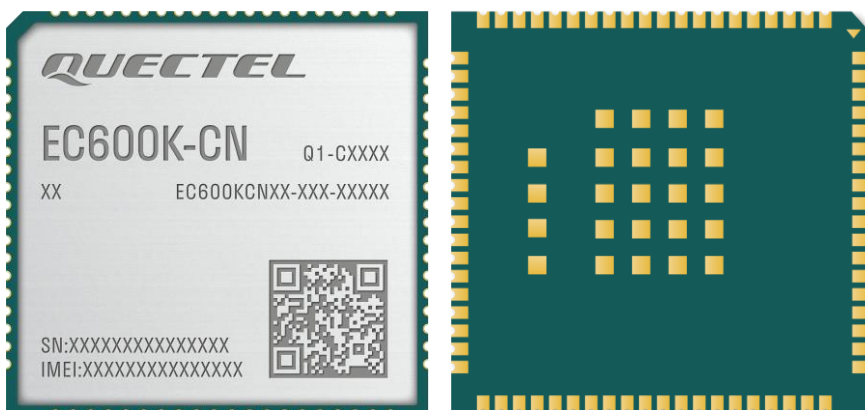


图 41：模块俯视图和底视图

备注

上图仅供参考，实际的产品外观和标签信息，请参照移远通信的模块实物。

8 存储、生产和包装

8.1. 存储条件

模块出货时，采用真空密封袋进行包装。模块的湿度敏感等级为 3（MSL 3），其存储需遵循如下条件：

1. 推荐存储条件：温度 $23 \pm 5\text{ }^{\circ}\text{C}$ ，且相对湿度为 35~60 %。
2. 在推荐存储条件下，模块可在真空密封袋中存放 12 个月。
3. 在温度为 $23 \pm 5\text{ }^{\circ}\text{C}$ 、相对湿度低于 60 % 的车间条件下，模块拆封后的车间寿命为 168 小时⁷。在此条件下，可直接对模块进行回流生产或其他高温操作。否则，需要将模块存储于相对湿度小于 10 % 的环境中（例如，防潮柜）以保持模块的干燥。
4. 若模块处于如下条件，需要对模块进行预烘烤处理以防止模块吸湿受潮再高温焊接后出现的 PCB 起泡、裂痕和分层：
 - 存储温湿度不符合推荐存储条件；
 - 模块拆封后未能根据以上第 3 条完成生产或存放；
 - 真空包装漏气、物料散装；
 - 模块返修前。
5. 模块的预烘烤处理：
 - 需要在 $120 \pm 5\text{ }^{\circ}\text{C}$ 条件下高温烘烤 8 小时；
 - 二次烘烤的模块须在烘烤后 24 小时内完成焊接，否则仍需在防潮柜内保存。

备注

1. 为预防和减少模块因受潮导致的起泡、分层等焊接不良的发生，应严格进行管控，不建议拆开真空包装后长时间暴露在空气中。
2. 烘烤前，需将模块从包装取出，将裸模块放置在耐高温器具上，以免高温损伤塑料托盘或卷盘。若只需短时间烘烤，请参考 IPC/JEDEC J-STD-033 规范。

⁷ 此车间寿命仅在车间环境符合 IPC/JEDEC J-STD-033 规范时适用；不确定车间温湿度环境是否满足条件，或相对湿度大于 60 % 的情况下，请在拆封后 24 小时内完成贴片回流。请勿提前大量拆包。

3. 拆包、放置模块时请注意 ESD 防护，例如，佩戴防静电手套。

8.2. 生产焊接

用印刷刮板在网板上印刷锡膏，使锡膏通过网板开口漏印到 PCB 上，印刷刮板力度需调整合适。为保证模块印膏质量，模块焊盘部分对应的钢网厚度推荐为 0.15~0.20 mm。详细信息请参考文档 [9]。

推荐的回流焊温度为 235~246 °C，最高不能超过 246 °C。为避免模块因反复受热而损坏，强烈推荐客户在完成 PCB 板第一面的回流焊之后再贴模块。推荐的炉温曲线图（无铅 SMT 回流焊）和相关参数如下图表所示：

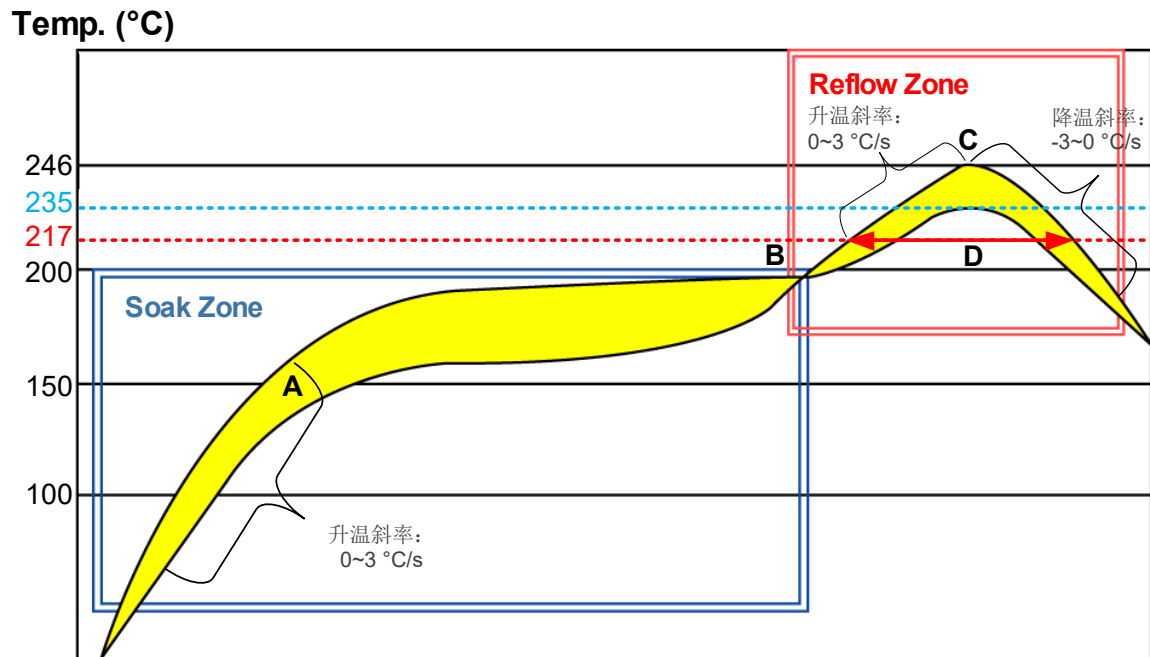


图 42：推荐的炉温曲线

表 45：推荐的炉温测试控制要求

项目	要求
吸热区（Soak Zone）	
升温斜率	0~3 °C/s
恒温时间（A 和 B 之间的时间：150~200 °C 期间）	70~120 s

回流焊区（Reflow Zone）	
升温斜率	0~3 °C/s
回流时间（D：超过 217 °C 的期间）	40~70 s
最高温度	235~246 °C
冷却降温斜率	-3~0 °C/s
回流次数	
最大回流次数	1

备注

1. 以上工艺参数要求，均针对焊点实测温度。PCB 上焊点最热点和最冷点均需要满足以上规范要求。
2. 在生产焊接或者其他可能直接接触移远通信模块的过程中，不得使用任何有机溶剂（如酒精，异丙醇，丙酮，三氯乙烯等）擦拭模块屏蔽罩；否则可能会造成屏蔽罩生锈。
3. 移远通信洋白铜镭雕屏蔽罩可满足：12 小时中性盐雾测试后，镭雕信息清晰可辨识，二维码可扫描（可能会有白色锈蚀）。
4. 如需对模块进行喷涂，请确保所用喷涂材料不会与模块屏蔽罩或 PCB 发生化学反应，同时确保喷涂材料不会流入模块内部。
5. 请勿对移远通信模块进行超声波清洗，否则可能会造成模块内部晶体损坏。
6. 请勿使用含汞（Hg）的材料，例如胶水，对模块进行处理。即使是符合 RoHS 标准，即汞含量低于 1000 ppm（0.1 %）的材料也不可使用。
7. 因 SMT 流程的复杂性，如遇不确定的情况或文档 [11] 未提及的流程（如选择性波峰焊、超声波焊接），请于 SMT 流程开始前与移远通信技术支持确认。

8.3. 包装规格

本章节仅用于体现包装的关键参数和包装流程，所有图示仅供参考，具体包材的外观、结构以实际交货为准。

此模块采用载带和胶盘包装，具体方案如下：

8.3.1. 载带

载带的尺寸图表如下：

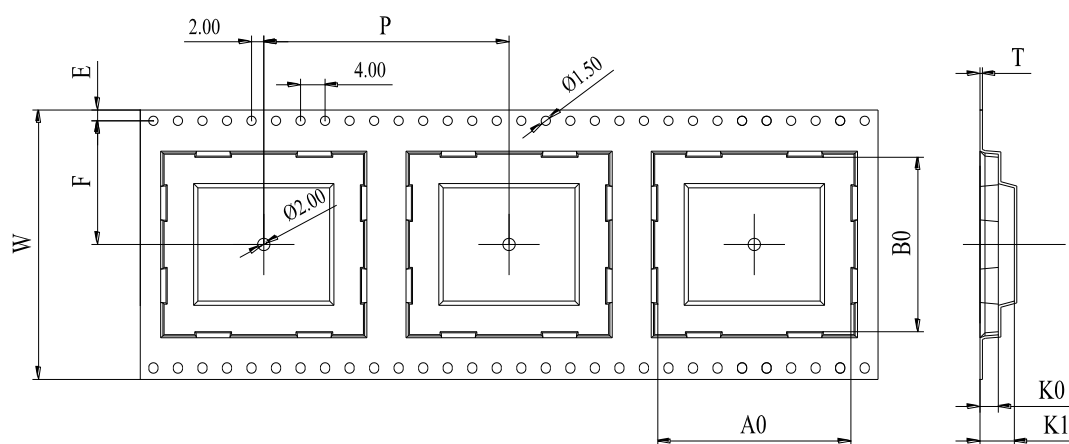


图 43：载带尺寸图（单位：mm）

表 46：载带尺寸表（单位：mm）

W	P	T	A0	B0	K0	K1	F	E
44	32	0.4	23.4	22.4	2.9	6.5	20.2	1.75

8.3.2. 胶盘

胶盘的尺寸图表如下：

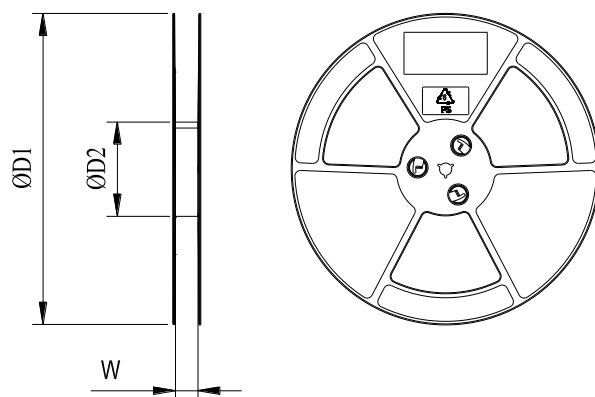


图 44：胶盘尺寸图

表 47：胶盘尺寸表（单位：mm）

ØD1	ØD2	W
330	100	44.5

8.3.3. 贴片方向

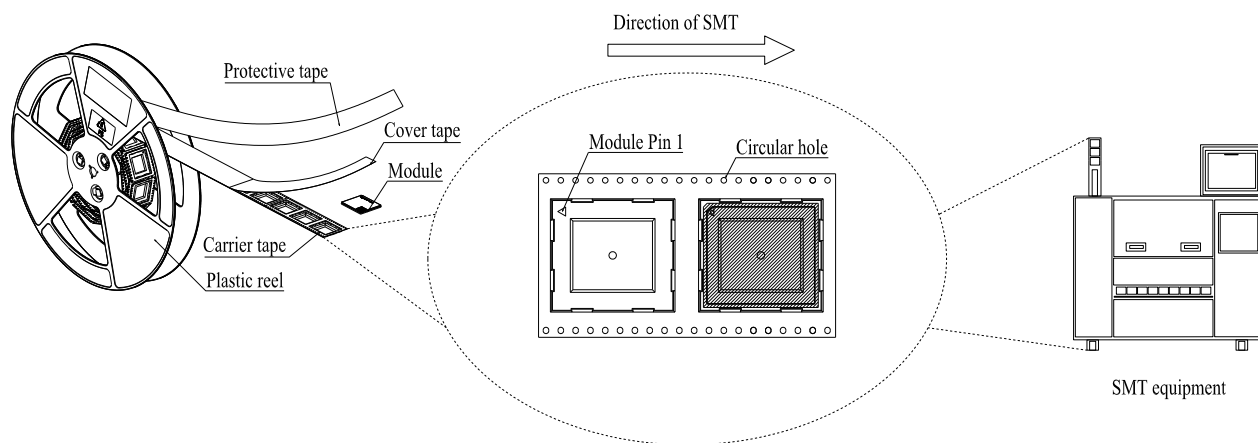
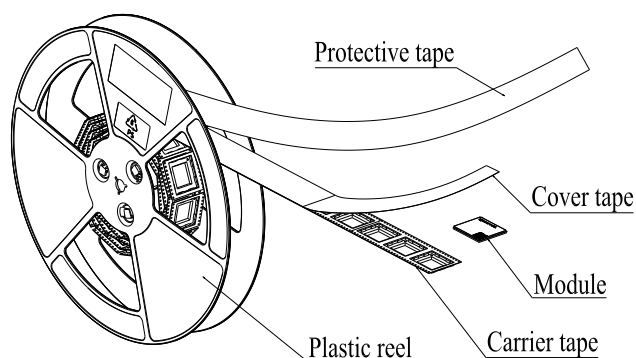


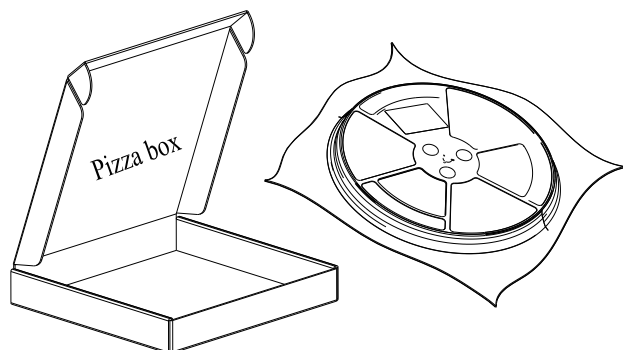
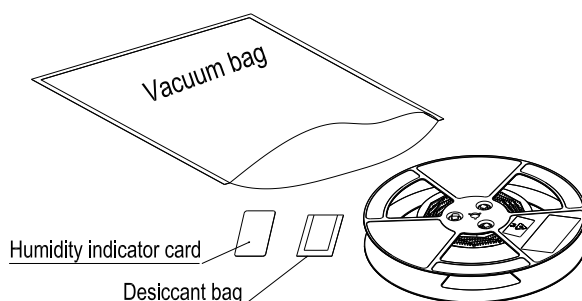
图 45：贴片方向

8.3.4. 包装流程



将模块放入载带腔体中，使用上带热封；再将热封后的载带缠绕到胶盘中，用保护带缠绕防护。1 个胶盘可装载 250 片模块。

将包装完成的胶盘、湿敏卡以及干燥剂放入 1 个真空袋中并抽真空。



将抽真空后的胶盘放入披萨盒内。

将 4 个披萨盒放入 1 个卡通箱内并封箱。1 个卡通箱可包装 1000 片模块。

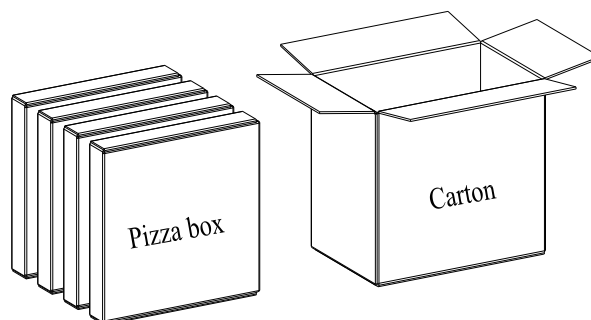


图 46: 包装流程

9 附录 参考文档及术语缩写

表 48：参考文档

文档名称
[1] Quectel_LTE_OPEN_EVB_User_Guide
[2] Quectel_ECx00x&EG800x&EG810M&EG91xN 系列_QuecOpen(SDK)_设备管理指导
[3] Quectel_ECx00x&EG800x&EG810M&EG91xN 系列_QuecOpen(SDK)_低功耗模式_开发指导
[4] Quectel_ECx00x&EG800x&EG810M&EG91xN 系列_QuecOpen(SDK)_ADC_开发指导
[5] Quectel_ECx00x&EG800x&EG810M&EG91xN 系列_QuecOpen(SDK)_开关机_开发指导
[6] Quectel_EC600K-CN_QuecOpen_GPIO_Configuration
[7] Quectel_EC600K-CN_QuecOpen_Reference_Design
[8] Quectel_射频 LAYOUT_应用指导
[9] Quectel_Module_Stencil_Design_Requirements
[10] Quectel_EC600x_Series_QuecOpen_Compatible_Footprint&Part
[11] Quectel_模块_SMT_应用指导

表 49：术语缩写

缩写	英文全称	中文全称
3GPP	3rd Generation Partnership Project	第三代合作伙伴计划
BB	Baseband	基带
bps	Bits Per Second	比特/秒
CHAP	Challenge Handshake Authentication Protocol	挑战握手认证协议
CMUX	Connection MUX	多路复用协议

CTS	Clear to Send	清除发送
DFOTA	Differential Firmware Over-the-Air	无线差分固件升级
DRX	Discontinuous Reception	非连续接收
DTR	Data Terminal Ready	数据终端就绪
EMI	Electromagnetic Interference	电磁干扰
ESD	Electrostatic Discharge	静电释放
ESR	Equivalent Series Resistance	等效串联电阻
ETSI	European Telecommunications Standards Institute	欧洲电信标准研究所
EVB	Evaluation Board	评估板
FDD	Frequency Division Duplex	频分双工
FILE	File Protocol	本地文件传输协议
FTP	File Transfer Protocol	文件传输协议
FTPS	FTP-over-SSL	对常用的文件传输协议（FTP）添加传输层安全（TLS）和安全套接层（SSL）加密协议支持的扩展协议
GND	Ground	地
GPIO	General-Purpose Input/Output	通用型输入/输出
HB	High Band	高频段
HTTP	Hypertext Transfer Protocol	超文本传输协议
HTTPS	Hypertext Transfer Protocol over Secure Socket Layer	超文本传输安全协议
I2S	Inter-IC Sound	集成电路内置音频总线
IMT-2000	International Mobile Telecommunications 2000	第三代移动通信技术
I _o max	Maximum Output Load Current	最大输出负载电流
I _{pp}	Peak Pulse Current	峰值脉冲电流
LB	Low Band	低频段
LCC	Leadless Chip Carrier (package)	无引脚芯片载体（封装）

LCD	Liquid Crystal Display	液晶显示屏
LCM	LCD Module	液晶显示模块
LDO	Low-dropout Regulator	低压差线性稳压器
LED	Light Emitting Diode	发光二极管
LGA	Land Grid Array	栅格阵列封装
LTE	Long Term Evolution	长期演进
M2M	Machine to machine	机器对机器
MB	Medium Band	中频
Mbps	Megabits per second	兆位每秒
MCU	Microcontroller Unit/Microprogrammed Control Unit	微型控制单元/微程序控制器
ME	Mobile Equipment	移动设备
MLCC	Multi-layer Ceramic Capacitor	片式多层陶瓷电容器
MMS	Multimedia Messaging Service	彩信
MQTT	Message Queuing Telemetry Transport	消息队列遥测传输
MSL	Moisture Sensitivity Levels	湿度敏感等级
NITZ	Network Identity and Time Zone	网络标识和时区
NMOS	N-Metal-Oxide-Semiconductor	NMOS 晶体管
NTP	Network Time Protocol	网络时间协议
PAP	Password Authentication Protocol	密码认证协议
PCB	Printed Circuit Board	印制电路板
PDU	Protocol Data Unit	协议数据单元
PF	Paging Frame	寻呼帧
PING	Packet Internet Groper	分组因特网探测器
PMIC	Power Management IC	电源管理集成电路
PPP	Point-to-Point Protocol	点到点协议

RGB	Red Green Blue	光学三原色颜色标准
RF	Radio Frequency	射频
RoHS	Restriction of Hazardous Substances	《关于限制在电子电气设备中使用某些有害成分的指令》
RTS	Ready to Send/Request to Send	准备发送/请求发送
SMS	Short Message Service	短消息
SMT	Surface Mount Technology	表面贴装技术
SPI	Serial Peripheral Interface	串行外设接口
SSL	Secure Sockets Layer	安全套接层
TCP	Transmission Control Protocol	传输控制协议
TDD	Time Division Duplexing	时分双工
TVS	Transient Voltage Suppressor	瞬变电压抑制二极管
UDP	User Datagram Protocol	用户数据报协议
USB	Universal Serial Bus	通用串行总线
USIM	(Universal) Subscriber Identity Module	（通用）用户身份识别模块
V_{IH}	High-level Input Voltage	输入高电平
V_{IL}	Low-level Input Voltage	输入低电平
V_{ILmax}	Maximum Low-level Input Voltage	最大输入低电平
V_{OH}	High-level Output Voltage	输出高电平
V_{OL}	Low-level Output Voltage	输出低电平
V_{max}	Maximum Voltage	最大电压
V_{min}	Minimum Voltage	最小电压
V_{nom}	Nominal Voltage	标称电压
VBAT	Voltage at Battery (Pin)	电池电压（引脚）
V_{RWM}	Working Peak Reverse Voltage	反向工作峰值电压
VSWR	Voltage Standing Wave Ratio	电压驻波比